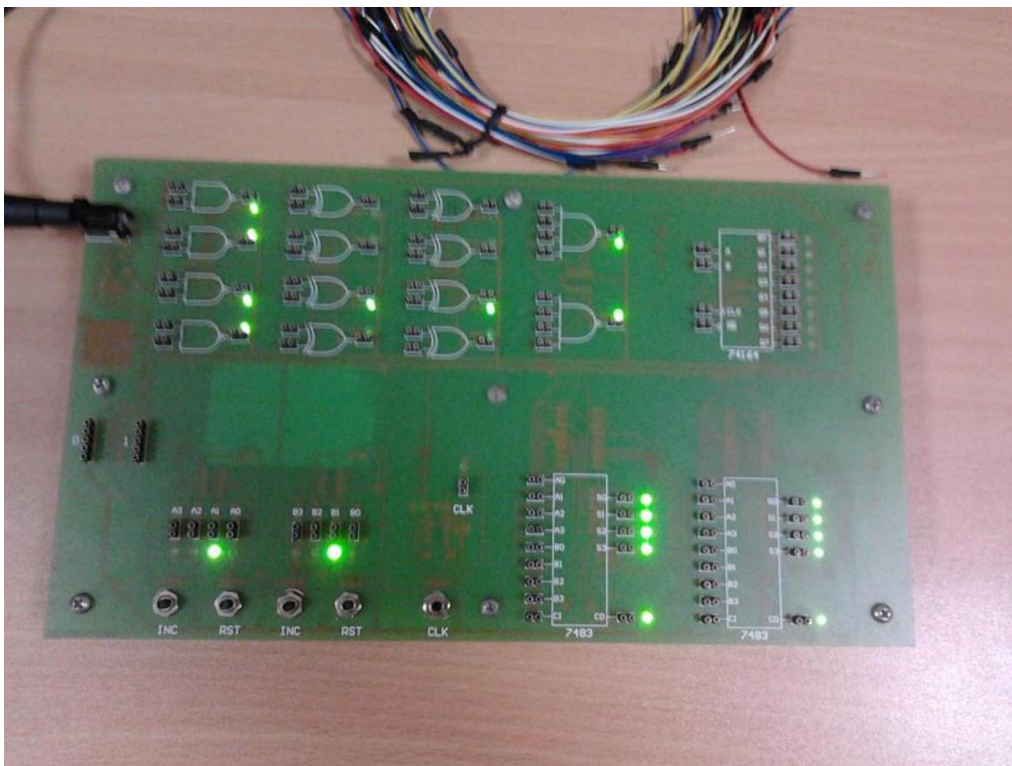


UKŁADY ARYTMETYCZNE

CEL ĆWICZENIA

Celem ćwiczenia jest utrwalenie wiedzy dotyczącej budowy i działania układów arytmetycznych oraz zapoznanie z metodyką projektowania takich układów. Podczas ćwiczenia dokonuje się implementacji układowej z użyciem wybranych cyfrowych układów scalonych zawierających bramki, przerzutniki oraz bloki sumatorów.

ZESTAW LABORATORYJNY



Wszystkie układy są wspólnie zasilane. Możliwe jest badanie różnych struktur sumatorów dwójkowych i dziesiętnych, a także zapoznanie z realizacją operacji arytmetycznych i logicznych. Odpowiednie układy buduje się łącząc zewnętrznie dostępne wejścia/wyjścia układów scalonych. Stany logiczne na wyjściach układów są sygnalizowane świeceniem się diod LED (dla stanów '1').

UWAGA! Zabrania się łączenia ze sobą wyjść układów scalonych.

PROGRAM ĆWICZENIA

Wykonanie ćwiczenia odbywa się wg wytycznych osób prowadzących ćwiczenie. Poszczególnym grupom stawiane są indywidualne zadania, które należy wykonać w dwóch etapach:

- rozwiązać teoretycznie,
- sprawdzić rozwiązanie realizując układ.

Rozwiązania powinny być umieszczone w protokole, który jest podstawą do wykonania sprawozdania.

Zadania projektowe realizowane są z użyciem zestawu laboratoryjnego zawierającego m.in.:

- dwa sumatory 4-bitowe – 74LS83,
- cztery 2-wejściowe bramki NAND –74HC00,
- osiem 2-wejściowych bramek XOR –74HC86,
- dwie 4-wejściowe bramki NAND –74HC20,
- rejestr przesuwający –74HC164.

Ustawianie stanów logicznych na wejściach badanych układów powinno odbywać się z użyciem gniazdek 0, 1, A(3:0), B(3:0) oraz CLK.

Stany logiczne reprezentowane wektorami A(3:0) i B(3:0) zmienia się za pomocą par przycisków INC i RST następująco:

- INC – inkrementacja liczby dwójkowej A(3:0) lub B(3:0),
- RST – ustalenie stanu A = 0000 lub B = 0000.

Przycisk CLK służy do wytwarzania sygnału, niezakłóconego efektem drgań styków, w gniazdku CLK. Sygnał ten należy wykorzystać do taktowania rejestru 74HC164.

OPRACOWANIE WYNIKÓW

1. Sprawozdanie z ćwiczenia laboratoryjnego powinno zawierać zwięzłe opisy postawionych zadań projektowych wraz z rozwiązaniami, w szczególności z tablicami prawdy i schematami zaprojektowanych układów.
2. Ponadto w sprawozdaniu należy zawrzeć rozwiązania dodatkowych problemów projektowych postawionych przez prowadzącego.

ZALICZENIE ĆWICZENIA

1. Zaliczenie kolokwium wstępnego oraz poprawne wykonanie zadań laboratoryjnych postawionych przez osobę prowadzącą ćwiczenie.
2. Złożenie sprawozdania, zawierającego zwięzły opis wykonanych zadań, wnioski i poprawne odpowiedzi na postawione pytania.

PRZYKŁADOWE ZADANIA PROJEKTOWE

1. Zaprojektować i zmontować układ półsumatora
 - a) na bramkach NAND,
 - b) na bramkach XOR i NAND.
2. Zaprojektować i zmontować układ sumatora 1-bitowego oraz sprawdzić jego działanie.

3. Zaprojektować oraz zmontować układ komparatora 2-bitowego o wejściach A(1:0), B(1:0) i wyjściach A=B, A>B i A<B.
4. Zbudować konwerter 4-bitowego kodu Gray'a na kod NB.
5. Zbudować konwerter 4-bitowego kodu NB na kod Gray'a.
6. Sprawdzić działanie sumatora 4-bitowego 7483.
7. Zbudować układ sumatora/subtraktora na układzie 7483. Wykazać prawidłowość jego działania.
8. Zbudować sumator BCD z użyciem dostępnych elementów.
9. Zaprojektować i zmontować układ wielobitowego sumatora szeregowego z użyciem sumatora 1-bitowego i przerzutnika (wykorzystać pierwszy przerzutnik rejestru 74164).

ZAGADNIENIA DO OPRACOWANIA PRZED PRZYSTĄPIENIEM DO ĆWICZENIA

1. Operacje arytmetyczne z użyciem kodów dwójkowych (ZM, ZU1, ZU2).
2. Przeznaczenie, budowa oraz równania logiczne: sumatora, półsumatora, subtraktora.
3. Budowa i zasada działania komparatora.
4. Zalety i wady sumatorów równoległych i szeregowych.
5. Sumatory dziesiętne (BCD) – budowa i przeznaczenie.
6. Zasady łączenia elementów sumatorów (binarnych oraz BCD) w celu uzyskania sumatorów n-bitowych.
7. Sposoby realizacji układów mnożących.
8. Właściwości kodu Gray'a. Realizacje układowe konwerterów między kodem binarnym i Gray'a.
9. Zasada działania i budowa układów mnożących.
10. Operacje na liczbach zmiennoprzecinkowych.

LITERATURA

1. J. Kalisz: *Podstawy elektroniki cyfrowej*, WKŁ, Warszawa 2007
2. J. Tyszer, G. Mrugalski, A. Pogiel, D. Czysz: *Technika cyfrowa, Zbiór zadań z rozwiązaniami*, BTC, Wyd. 2, Legionowo 2016
3. Noty katalogowe układów scalonych (74LS83, 74HC86, 74HC164, 74HC00, 74HC20)