



WYDZIAŁ ELEKTRONIKI
WOJSKOWEJ AKADEMII TECHNICZNEJ

UL. GEN. SYLWESTRA KALISKIEGO 2, 00-908 WARSZAWA 49, TEL.: +48 22 683 9050, FAX: +48 22 683 9444

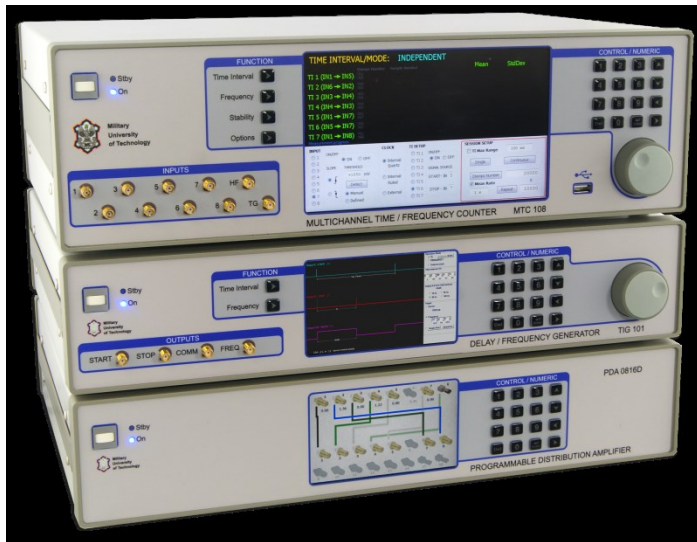
Tematy prac dyplomowych
na rok akademicki 2021/2022

Zakład Techniki Cyfrowej

marzec 2021 r.

Informacje o Zakładzie Techniki Cyfrowej

- ❖ Zakład Techniki Cyfrowej specjalizuje się w:
 - ❑ projektowaniu i zastosowaniach szeroko pojętych systemów cyfrowych z użyciem najnowszych technologii mikroelektronicznych (FPGA, mikroprocesory, ASIC)
 - ❑ w szczególności opracowywaniu metod i urządzeń do precyzyjnego metrologii czasu oraz zastosowań biomedycznych



- ❖ Zasoby:
 - ❑ 1 laboratorium badawcze
 - ❑ 5 laboratoriów dydaktycznych
 - ❑ 12 pracowników

Informacje o Zakładzie Techniki Cyfrowej

❖ Laboratorium badawcze

- ❑ wysokiej klasy stacje robocze, drukarka 3D, atomowe, komora klimatyczna, oscyloskopy, urządzenia pomiarowe, zasilacze, generatory sygnałowe
- ❑ **dostępne do realizacji prac dyplomowych studentów!**

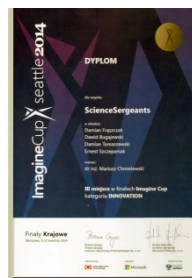


❖ Szeroki wybór płyt ewaluacyjnych i modułów

- ❑ z układami FPGA (w tym najnowsze układy różnych producentów: *Xilinx*, *Intel*, *Microsemi*, *Lattice*)
- ❑ z mikroprocesorami (ARM Cortex, AVR, PIC)
- ❑ typu *Single Board Computer* (*Raspberry Pi*, *Arduino*)
- ❑ układy peryferyjne (np. wyświetlacze LCD, moduły GPS, GSM, WiFi, Bluetooth)

Wybrane osiągnięcia dyplomantów Zakładu Techniki Cyfrowej

- ❖ **Konkurs Rektora WAT** na najlepszą pracę dyplomową:
 - ❑ **I-miejsce** 2014/2015, **I-miejsce** 2016/2017
- ❖ **Konkurs Dziekana WEL** na najlepszą pracę dyplomową:
 - ❑ **I-miejsce** 2017/2018, 2018/2019 **II-miejsce** 2017/2018, **II-miejsce** 2016/2017
 - ❑ 3 wyróżnienia 2017/2018, 2 wyróżnienia 2016/2017, 2 wyróżnienia 2015/2016
- ❖ **III miejsce** w finałach krajowych **ImagineCup** organizowanych przez firmę **Microsoft** (2014)



Inne osiągnięcia dyplomantów Zakładu Techniki Cyfrowej

❖ Udział w konferencjach naukowych:

- ❑ Reprogramowalne układy Cyfrowe RUC, Szczecin – wystąpienia
- ❑ SECON, Warszawa - organizacja konferencji i wystąpienia
- ❑ **publikacje w czasopiśmie naukowym**

❖ Udział w projektach (z wynagrodzeniem !):

- ❑ *Detektor wczesnych objawów zmęczenia jako element poprawy bezpieczeństwa kierowania pojazdem – 3 studentów*
- ❑ *Innowacyjny hełm strażacki zintegrowany z obserwacyjnym systemem termowizyjnym ... – 2 studentów*
- ❑ *Interpolacyjne metody przetwarzania czasowo-cyfrowego z kodowaniem wielokrotnym i niezależnymi liniami kodującymi o pikosekundowej rozdzielczości – 1 student*



- ❖ Studia indywidualne – dopasowanie programu studiów do indywidualnych zainteresowań studenta
- ❖ Studia doktoranckie, staż, praca – możliwość dołączenia do naszego zespołu badawczego

Zakład Techniki Cyfrowej

Propozycje tematów prac dyplomowych

UWAGA!

Możliwe są modyfikacje proponowanych tematów oraz zgłaszanie własnych - należy to uzgodnić indywidualnie z promotorem.

Kierownik pracy: **prof. dr hab. inż. Ryszard Szplet**

email: ryszard.szplet@wat.edu.pl, p. 202/45, tel. 261 837 630

TEMAT PRACY: **Analiza parametrów wzorców częstotliwości
w kontekście wymagań metrologii czasu**

ZAGADNIENIA:

- Kwarcowe źródła sygnału zegarowego
- Atomowe źródła sygnału zegarowego
- Parametry źródeł i wymagania metrologii czasu
- Badania eksperymentalne wybranych źródeł sygnału zegarowego
- Porównanie źródeł w kontekście wymagań metrologii czasu. Wnioski



Kierownik pracy: **prof. dr hab. inż. Ryszard Szplet**

email: ryszard.szplet@wat.edu.pl, p. 202/45, tel. 261 837 630

TEMAT PRACY: Metody i techniki przechowywania danych

ZAGADNIENIA:

- Współczesne pamięci półprzewodnikowe. Bloki pamięci wbudowane w układach FPGA
- Magnetyczne i optyczne nośniki informacji
- Przechowywanie danych w chmurze
- Specjalne rodzaje pamięci
- Badania eksperymentalne pamięci w układach FPGA
- Porównanie metod i technik pamięciowych. Wnioski



Kierownik pracy: **prof. dr hab. inż. Ryszard Szplet**

email: ryszard.szplet@wat.edu.pl, p. 202/45, tel. 261 837 630

TEMAT PRACY: Metody transferu czasu i częstotliwości

ZAGADNIENIA:

- Współczesne wzorce częstotliwości
- Skale czasu i ich synchronizacja
- Metody globalnego i lokalnego transferu czasu i częstotliwości
- Porównanie dokładności metod transferu czasu i częstotliwości
- Analiza quasi-optimalnego systemu transferu czasu w kontekście zasięgu



Kierownik pracy: **prof. dr hab. inż. Ryszard Szplet**

email: ryszard.szplet@wat.edu.pl, p. 202/45, tel. 261 837 630

TEMAT PRACY: Analiza właściwości funkcjonalnych i parametrów technicznych wybranych układów FPGA

ZAGADNIENIA:

- Architektury i zasoby logiczne najnowszych układów FPGA
- Środowiska programowe do projektowania z układami FPGA
- Opracowanie testów szybkości działania wybranych układów
- Wykonanie badań eksperymentalnych
- Opracowanie wyników. Wnioski



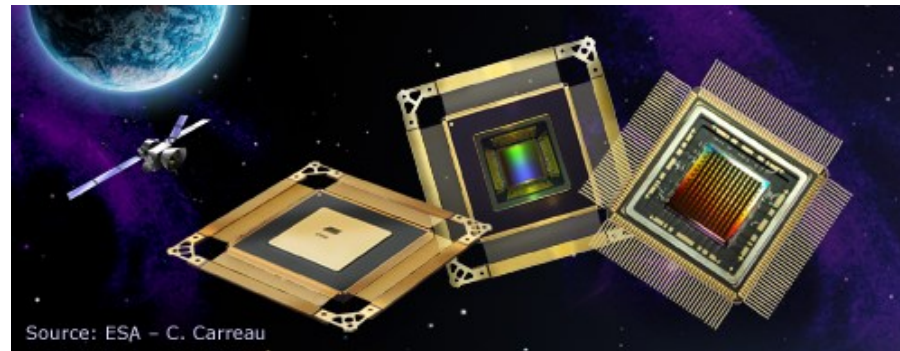
Kierownik pracy: **prof. dr hab. inż. Ryszard Szplet**

email: ryszard.szplet@wat.edu.pl, p. 202/45, tel. 261 837 630

TEMAT PRACY: Analiza właściwości układów Rad-Hard FPGA do zastosowań kosmicznych

ZAGADNIENIA:

- Architektury i zasoby logiczne układów Rad-Hard FPGA
- Środowiska programowe do projektowania z układami Rad-Hard FPGA
- Opracowanie projektów i implementacja układów testowych
- Wykonanie eksperymentalnych badań porównawczych z układami do zastosowań naziemnych
- Opracowanie wyników. Wnioski



Kierownik pracy: **prof. dr hab. inż. Ryszard Szplet**

email: ryszard.szplet@wat.edu.pl, p. 202/45, tel. 261 837 630

TEMAT PRACY:

Wysokorozdzielcza linia opóźniająca w programowalnej matrycy bramkowej z dynamiczną rekonfiguracją

ZAGADNIENIA:

- Sposoby realizacji linii opóźniających w układach programowalnych
- Rodzaje rekonfiguracji układów FPGA
- Projekt wysokorozdzielczej linii opóźniającej z użyciem rekonfiguracji dynamicznej układu FPGA
- Wykonanie modelu zaprojektowanego układu
- Badania eksperymentalne. Wnioski.



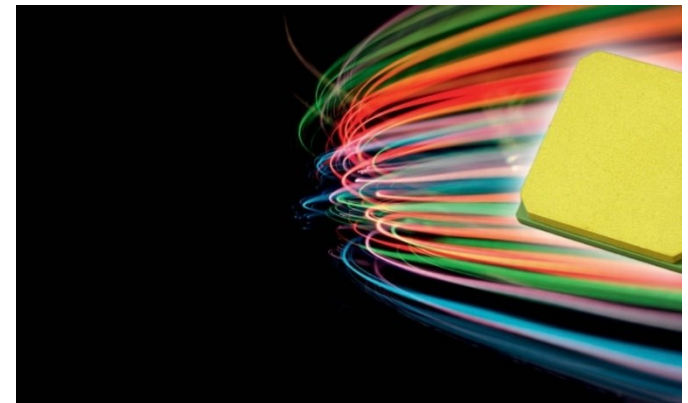
Kierownik pracy: **prof. dr hab. inż. Ryszard Szplet**

email: ryszard.szplet@wat.edu.pl, p. 202/45, tel. 261 837 630

TEMAT PRACY: Scalony przetwornik czas-liczba oparty na zmodyfikowanej metodzie noniusza

ZAGADNIENIA:

- Metody przetwarzania czas-liczba.
- Analiza możliwości realizacji układu przetwornika opartego na zmodyfikowanej metodzie noniusza w układzie FPGA.
- Projekt i badania symulacyjne przetwornika.
- Wykonanie modelu przetwornika.
- Badania eksperymentalne. Wnioski.



Kierownik pracy: **prof. dr hab. inż. Ryszard Szplet**

email: ryszard.szplet@wat.edu.pl, p. 202/45, tel. 261 837 630

TEMAT PRACY: **Badania układów synchronizacji w precyzyjnych licznikach czasu**

ZAGADNIENIA:

- Efekt metastabilności przerzutników.
- Podstawowe układy synchronizatorów.
- Projekty i badania symulacyjne wybranych układów synchronizacji.
- Wykonanie modeli zaprojektowanych układów.
- Badania eksperymentalne. Wnioski.



Kierownik pracy: **dr inż. Andrzej Poniecki**

email: andrzej.poniecki@wat.edu.pl, p. 22/45, tel. 261 837843

TEMAT PRACY: **Projekt specjalizowanego interfejsu danych
dla interpolatora cyfrowego**

ZAGADNIENIA:

- Opis modułów dostępowych dla danych sygnałowych i parametryzujących kanału interpolacyjnego up-konwertera typu GC5016
- Projekt struktury interfejsu danych parametryzujących kanału interpolacyjnego up-konwertera typu GC5016 w języku VHDL
- Projekt oprogramowania sterującego interfejsem danych parametryzujących up-konwertera w wybranym języku (C, Matlab)
- Opracowanie wniosków i edycja pracy

Kierownik pracy: **dr inż. Andrzej Poniecki**

email: andrzej.poniecki@wat.edu.pl, p. 22/45, tel. 261 837843

TEMAT PRACY: Projekt realizacji wybranej struktury głębokiej sieci neuronowej w układzie FPGA

ZAGADNIENIA:

- Charakterystyka głębokich sieci neuronowych
- Charakterystyka pakietu Matlab 'Deep learning HDL toolbox'
- Projekt rozpoznania określonego przedmiotu na zdjęciach z wykorzystaniem głębokich sieci neuronowych i pakietu 'Deep learning HDL toolbox'
- Implementacja projektu w strukturze FPGA
- Opracowanie wniosków i edycja pracy

Kierownik pracy: **dr inż. Andrzej Poniecki**

email: andrzej.poniecki@wat.edu.pl, p. 22/45, tel. 261 837843

TEMAT PRACY: Projekt ćwiczenia laboratoryjnego wykorzystania pakietu Matlab 'Deep learning HDL toolbox'

ZAGADNIENIA:

- Charakterystyka głębokich sieci neuronowych
- Charakterystyka pakietu Matlab 'Deep learning HDL toolbox'
- Przykłady projektów wykorzystania pakietu 'Deep learning HDL toolbox'
- Propozycje zadań i metodyka ich tworzenia wraz z implementacją projektów w strukturze FPGA
- Opracowanie wniosków i edycja pracy

Kierownik pracy: **dr inż. Andrzej Poniecki**

email: andrzej.poniecki@wat.edu.pl, p. 22/45, tel. 261 837843

TEMAT PRACY: **Oscyloskop z wykorzystaniem modułu
STM32F746G-Discovery**

ZAGADNIENIA:

- Opis modułu STM32F746G-Discovery
- Oprogramowanie oscyloskopu z funkcją FFT
- Testy funkcjonalności ekranu dotykowego i dokładności pomiarów
- Opracowanie wniosków i edycja pracy

Kierownik pracy: **dr inż. Andrzej Poniecki**

email: andrzej.poniecki@wat.edu.pl, p. 22/45, tel. 261 837843

TEMAT PRACY: **Analizator logiczny z wykorzystaniem modułu
STM32F746G-Discovery**

ZAGADNIENIA:

- Opis modułu STM32F746G-Discovery
- Oprogramowanie analizatora logicznego z funkcją rozpoznawania danych
- Testy funkcjonalności ekranu dotykowego i dokładności pomiarów
- Opracowanie wniosków i edycja pracy

Kierownik pracy: **dr inż. Andrzej Poniecki**

email: andrzej.poniecki@wat.edu.pl, p. 22/45, tel. 261 837843

TEMAT PRACY: Analiza funkcjonalności wybranego
mikrofalowego czujnika ruchu

ZAGADNIENIA:

- Charakterystyka czujnika
- Projekt wykorzystania wybranego czujnika
- Oprogramowanie mikrokontrolera sterującego
- Opracowanie wniosków i edycja pracy

Kierownik pracy: **dr inż. Andrzej Poniecki**

email: andrzej.poniecki@wat.edu.pl, p. 22/45, tel. 261 837843

TEMAT PRACY: Projekt aplikacji na zaproponowany temat

ZAGADNIENIA:

- Wybór środowiska projektowego
- Projekt aplikacji smartfonowej na zaproponowany temat
- Opracowanie wniosków i edycja pracy

Kierownik pracy: **dr inż. Andrzej Poniecki**

email: andrzej.poniecki@wat.edu.pl, p. 22/45, tel. 261 837843

TEMAT PRACY: Analiza systemu LIDAR'owego

ZAGADNIENIA:

- Charakterystyka systemu LIDAR'owego
- Projekt wykorzystania wybranego modułu laserowego
- Oprogramowanie mikrokontrolera sterującego
- Opracowanie wniosków i edycja pracy

Kierownik pracy: **dr inż. Andrzej Poniecki**

email: andrzej.poniecki@wat.edu.pl, p. 22/45, tel. 261 837843

TEMAT PRACY: Analiza możliwości wykorzystania szybkich przetworników ADC we współpracy z układami FPGA

ZAGADNIENIA:

- Przegląd szybkich i super szybkich (np. ADC083000) przetworników ADC
- Analiza ilości otrzymywanych danych i dostępności pamięci
- Projekt interfejsu sterującego wybranym przetwornikiem ADC w języku VHDL
- Opracowanie wniosków i edycja pracy

Kierownik pracy: **dr inż. Andrzej Poniecki**

email: andrzej.poniecki@wat.edu.pl, p. 22/45, tel. 261 837843

TEMAT PRACY: **Projekt interfejsu graficznego prototypowej karty pomiarowej w środowisku Matlab**

ZAGADNIENIA:

- Funkcje prototypowej karty pomiarowej
- Charakterystyka środowiska programowego Matlab
- Projekt interfejsu graficznego karty pomiarowej sterowanej magistralą USB
- Opracowanie wniosków i edycja pracy

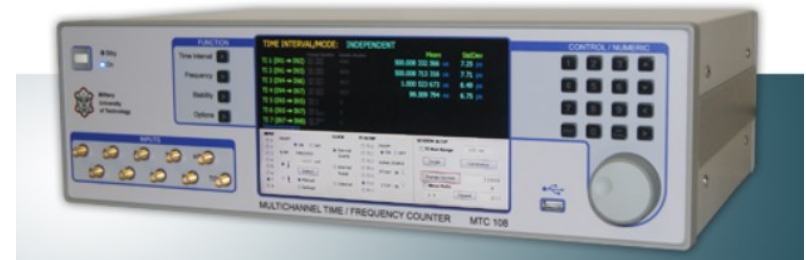
Kierownik pracy: **dr inż. Zbigniew Jachna**

email: zbigniew.jachna@wat.edu.pl, p. 124/45, tel. 261 839815

TEMAT PRACY: Implementacja standardu SCPI w analizatorach odcinków czasu MTC108

ZAGADNIENIA:

- Analiza standardu języka SCPI pod względem możliwości adaptacji w w analizatorze MTC108.
- Opracowanie zestawu poleceń SCPI przeznaczonych do implementacji.
- Opracowanie modułu sprzętowego i/lub programowego.
- Weryfikacja działania.
- Wnioski.



Kierownik pracy: **dr inż. Zbigniew Jachna**

email: zbigniew.jachna@wat.edu.pl, p. 124/45, tel. 261 839815

TEMAT PRACY: Projekt interfejsu użytkownika do licznika zdarzeń A033-ET

ZAGADNIENIA:

- Przegląd rozwiązań firmowych.
- Analiza trybów pracy licznika A033-ET.
- Opracowanie graficznego interfejsu użytkownika oraz zestawu potrzebnych funkcji sterujących.
- Wykonanie i weryfikacja oprogramowania.
- Wnioski.



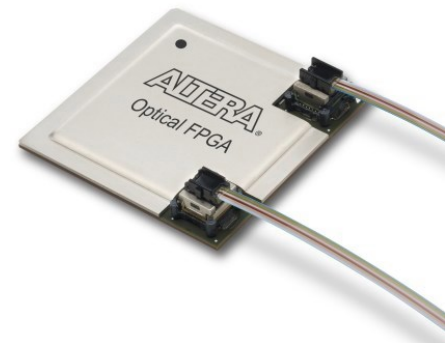
Kierownik pracy: **dr inż. Zbigniew Jachna**

email: zbigniew.jachna@wat.edu.pl, p. 124/45, tel. 261 839815

TEMAT PRACY: Projekt demonstratora światłowodowej transmisji danych pomiędzy układami FPGA

ZAGADNIENIA:

- Przegląd literatury n.t. standardów transmisji światłowodowej pod względem możliwości wykorzystania układów FPGA.
- Koncepcja zestawu demonstracyjnego (założenia, zasada działania).
- Opracowanie projektu układów FPGA oraz interfejsu użytkownika.
- Wykonanie testów oraz dokumentacji projektowej.
- Redakcja tekstu pracy.



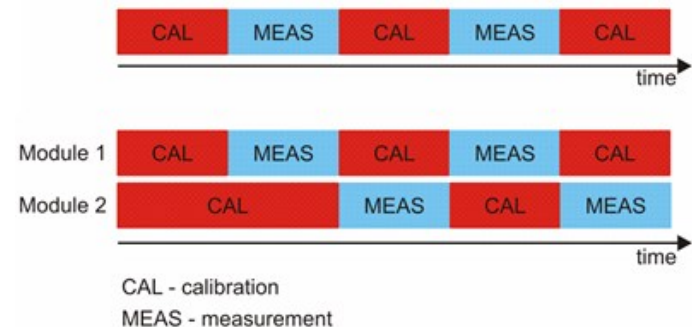
Kierownik pracy: **dr inż. Zbigniew Jachna**

email: zbigniew.jachna@wat.edu.pl, p. 124/45, tel. 261 839815

TEMAT PRACY: Dynamiczna kalibracja precyzyjnych liczników czasu realizowanych w układach FPGA

ZAGADNIENIA:

- Przegląd literatury n.t. metod kalibracji precyzyjnych liczników czasu.
- Opracowanie algorytmu dynamicznej kalibracji licznika wielokanałowego oraz koncepcji jego realizacji w układzie FPGA.
- Projekt układu demonstracyjnego.
- Badania eksperymentalne.
- Opracowanie wniosków i dokumentacji.



Kierownik pracy: **dr inż. Zbigniew Jachna**

email: zbigniew.jachna@wat.edu.pl, p. 124/45, tel. 261 839815

TEMAT PRACY: Moduł stabilizacji temperatury wewnętrznej układów FPGA z wbudowanymi blokami XADC

ZAGADNIENIA:

- Charakterystyka konwerterów XADC występujących w układach serii 7 (Xilinx).
- Koncepcja układu do regulacji temperatury.
- Opracowanie modułu automatycznej kontroli temperatury wewnętrznej układu FPGA.
- Wykonanie testów oraz opracowanie dokumentacji.
- Wnioski.

Kierownik pracy: **dr inż. Zbigniew Jachna**

email: zbigniew.jachna@wat.edu.pl, p. 124/45, tel. 261 839815

TEMAT PRACY: Interfejs USB3.0 do licznika czasu i częstotliwości

ZAGADNIENIA:

- Przegląd możliwości zastosowania interfejsu USB3.0 do sterowania licznikiem czasu i częstotliwości.
- Wybór rozwiązania oraz zestawienie stanowiska kontrolno-pomiarowego.
- Opracowanie modułu sterującego transmisją danych w układzie FPGA.
- Opracowanie aplikacji sterującej.
- Wykonanie testów funkcjonalnych i czasowych.
- Wnioski.

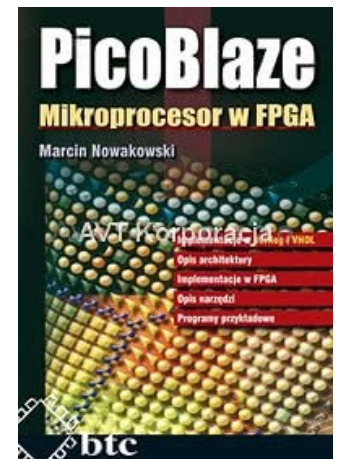
Kierownik pracy: **dr inż. Rafał Szymanowski**

email: rafal.szymanowski@wat.edu.pl, p. 17/45, tel. 22 683 72 29

TEMAT PRACY: **Behawioralny model procesora PicoBlaze w języku VHDL**

ZAGADNIENIA:

- Opracowanie schematu blokowego modelu
- Opis modelu w języku VHDL
- Implementacja w układzie firmy Intel FPGA
- Opracowanie przykładowych programów demonstracyjnych
- Podsumowanie wyników implementacji (zajętość, wpływ struktury logicznej, częstotliwość pracy)
- Redakcja tekstu pracy



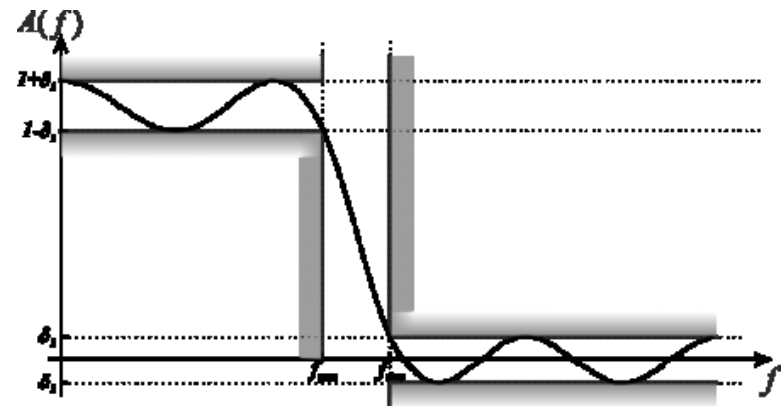
Kierownik pracy: **dr inż. Rafał Szymanowski**

email: rafal.szymanowski@wat.edu.pl, p. 17/45, tel. 22 683 72 29

TEMAT PRACY: Implementacja filtrów cyfrowych w strukturze FPGA

ZAGADNIENIA:

- Analiza przydatności architektur FPGA do realizacji układów cyfrowego przetwarzania sygnałów
- Projekt i wykonanie modeli filtrów (VHDL)
- Testy (VHDL)
- Badania eksperymentalne
- Redakcja tekstu pracy



Kierownik pracy: **dr inż. Rafał Szymanowski**

email: rafal.szymanowski@wat.edu.pl, p. 17/45, tel. 22 683 72 29

TEMAT PRACY: **Cyfrowy syntezer częstotliwości z pętlą stabilizacji**

ZAGADNIENIA:

- Przegląd rozwiązań syntezerów częstotliwości
- Opracowanie schematu blokowego układu oraz dobór zewnętrznego VCO
- Modelowanie poszczególnych bloków w języku VHDL
- Testy i badania eksperymentalne (symulacja komputerowa, implementacja FPGA, regulacja częstotliwości wyjściowej i jej stabilność)
- Redakcja tekstu pracy

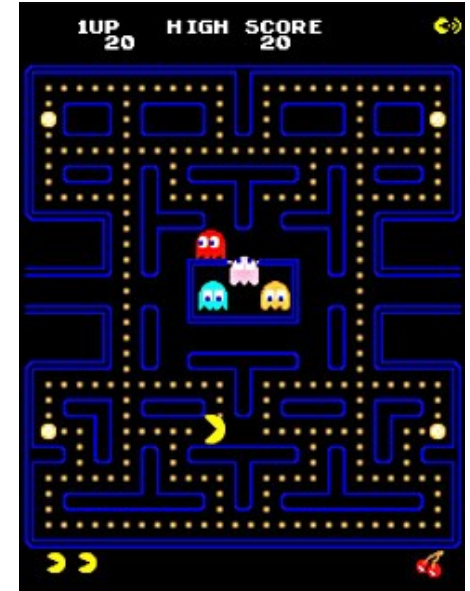
Kierownik pracy: **dr inż. Rafał Szymanowski**

email: rafal.szymanowski@wat.edu.pl, p. 17/45, tel. 22 683 72 29

TEMAT PRACY: „PACMAN” – implementacja FPGA

ZAGADNIENIA:

- Analiza obiektów graficznych gry (liczba plansz, ruch elementów, interfejs użytkownika, efekty dźwiękowe, ...)
- Opracowanie schematu blokowego układu cyfrowego
- Opis modelu w języku VHDL (sterowanie, punktacja, kolorowa grafika 2D, ruch)
- Implementacja modelu (dowolny układ FPGA)
- Badania eksperymentalne, redakcja tekstu pracy



Kierownik pracy: **dr inż. Rafał Szymanowski**

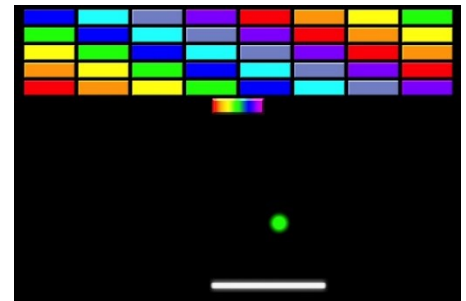
email: rafal.szymanowski@wat.edu.pl, p. 17/45, tel. 22 683 72 29

TEMAT PRACY:

Implementacja FPGA gry komputerowej ARCANOID

ZAGADNIENIA:

- Analiza elementów graficznych gry
- Opracowanie schematu blokowego układu cyfrowego
- Opis modelu w języku VHDL (sterowanie, punktacja, kolorowa grafika 2D, ruch obiektów)
- Implementacja modelu w układzie FPGA
- Badania eksperymentalne, redakcja tekstu pracy



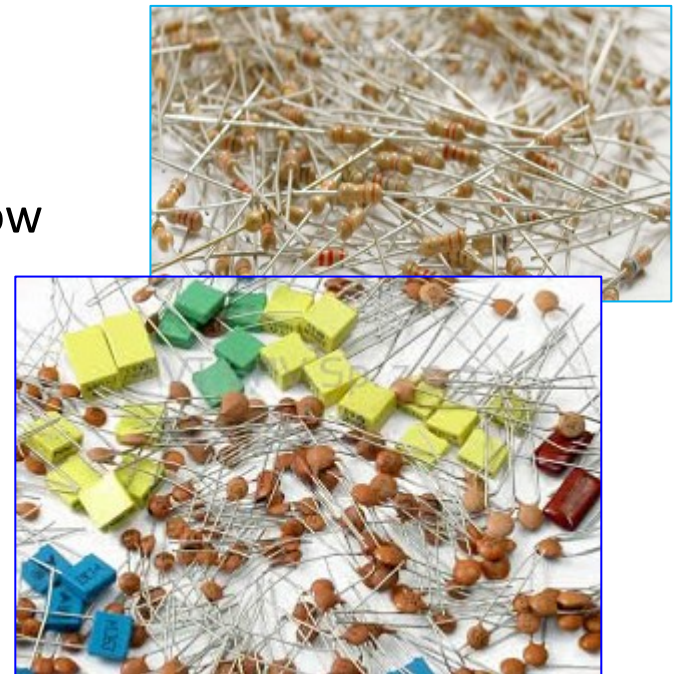
Kierownik pracy: **dr inż. Rafał Szymanowski**

email: rafal.szymanowski@wat.edu.pl, p. 17/45, tel. 22 683 72 29

TEMAT PRACY: **Cyfrowy miernik rezystancji i pojemności**

ZAGADNIENIA:

- Konwersja rezystancji i pojemności
- Cyfrowy pomiar sygnału wyjściowego konwerterów rezystancji i pojemności
- Analiza błędów pomiarowych
- Projekt i wykonanie modelu (VHDL, FPGA)
- Badania eksperymentalne
- Redakcja tekstu pracy



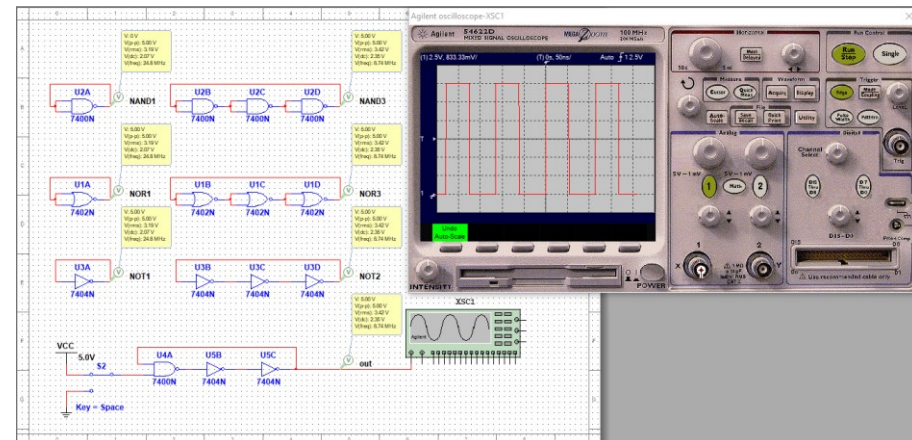
Kierownik pracy: **dr inż. Paweł Kwiatkowski**

email: pawel.kwiatkowski@wat.edu.pl, p. 204/45, tel. 261 839 602

TEMAT PRACY: Stanowisko laboratoryjne do symulacji układów cyfrowych

ZAGADNIENIA:

- Przegląd środowisk do symulacji układów cyfrowych
- Opracowanie stanowiska laboratoryjnego do symulacji układów cyfrowych
- Opracowanie instrukcji laboratoryjnej
- Opracowanie wniosków, redakcja tekstu pracy



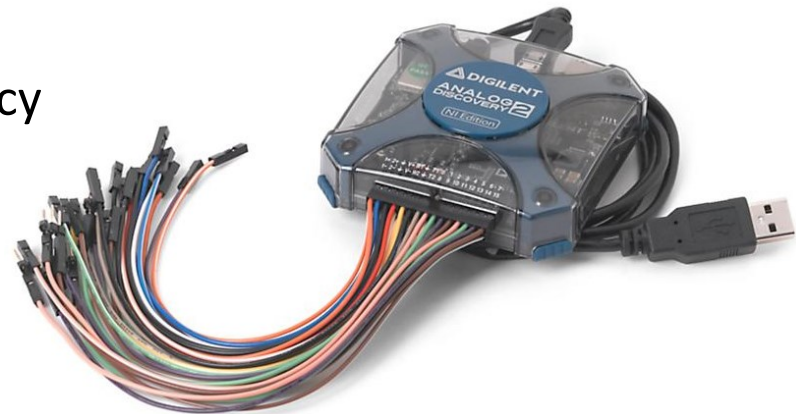
Kierownik pracy: **dr inż. Paweł Kwiatkowski**

email: pawel.kwiatkowski@wat.edu.pl, p. 204/45, tel. 261 839 602

TEMAT PRACY: Stanowisko laboratoryjne do badania układów cyfrowych

ZAGADNIENIA:

- Przegląd uniwersalnych przyrządów pomiarowych wspomaganych komputerowo
- Opracowanie półautomatycznego stanowiska laboratoryjnego do badania układów cyfrowych z użyciem wielokanałowego układu pomiarowego
- Opracowanie instrukcji laboratoryjnej
- Opracowanie wniosków, redakcja tekstu pracy



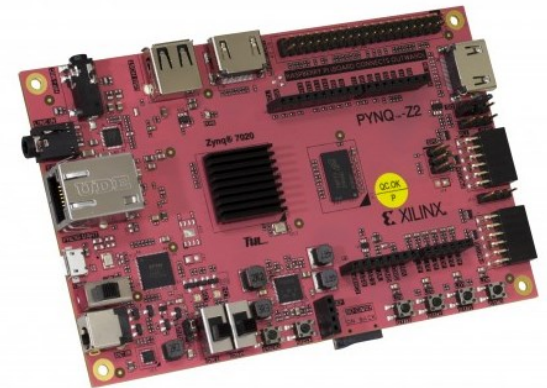
Kierownik pracy: **dr inż. Paweł Kwiatkowski**

email: pawel.kwiatkowski@wat.edu.pl, p. 204/45, tel. 261 839 602

TEMAT PRACY: Projekt systemu wbudowanego w układzie FPGA
opisany przy użyciu języka Python

ZAGADNIENIA:

- Sposoby opisu układów cyfrowych w układach programowalnych
- Opis architektury platformy PYNQ
- Projekt systemu wbudowanego w języku Python oraz implementacja na platformie PYNQ
- Opracowanie wniosków, redakcja tekstu pracy



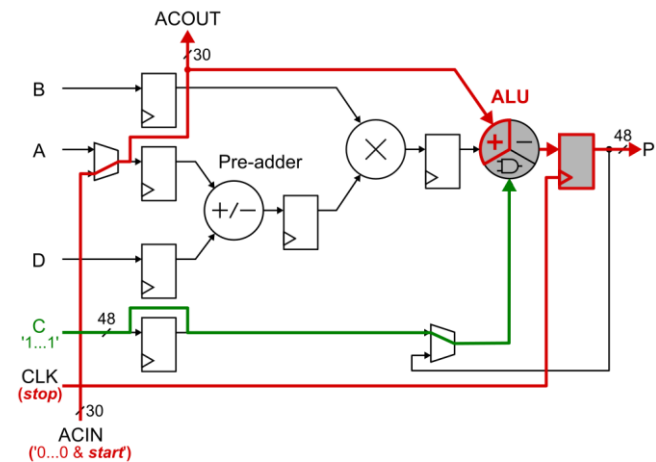
Kierownik pracy: **dr inż. Paweł Kwiatkowski**

email: pawel.kwiatkowski@wat.edu.pl, p. 204/45, tel. 261 839 602

TEMAT PRACY: Analiza właściwości bloków DSP układu FPGA w kontekście zastosowania w systemach metrologii czasu

ZAGADNIENIA:

- Przegląd budowy bloków DSP w różnych rodzinach układów FPGA
- Opracowanie przetwornika czas-cyfra lub cyfra-czas w oparciu o bloki DSP wybranego układu FPGA
- Przeprowadzenie badań eksperymentalnych
- Opracowanie wniosków, redakcja tekstu pracy



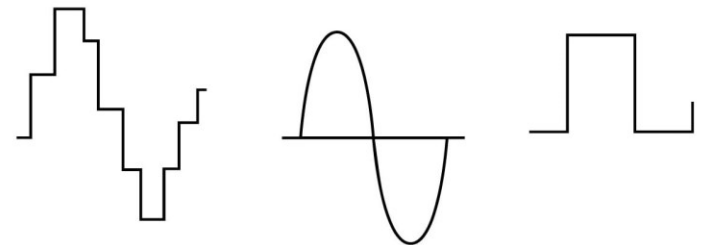
Kierownik pracy: **dr inż. Paweł Kwiatkowski**

email: pawel.kwiatkowski@wat.edu.pl, p. 204/45, tel. 261 839 602

TEMAT PRACY: Weryfikacja parametrów scalonych syntezerów częstotliwości

ZAGADNIENIA:

- Metody syntezy częstotliwości
- Podstawowe parametry syntezerów częstotliwości
- Weryfikacja parametrów wybranych syntezerów częstotliwości
- Opracowanie wniosków, redakcja tekstu pracy



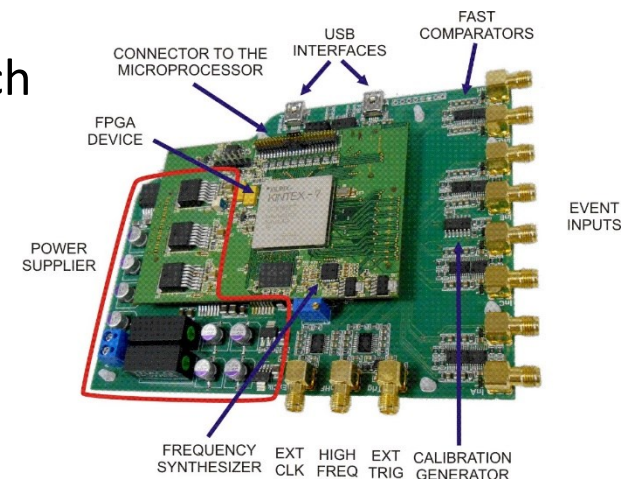
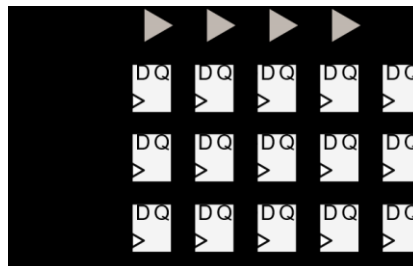
Kierownik pracy: **dr inż. Paweł Kwiatkowski**

email: pawel.kwiatkowski@wat.edu.pl, p. 204/45, tel. 261 839 602

TEMAT PRACY: Stochastyczny konwerter czas-liczba w układzie FPGA

ZAGADNIENIA:

- Przegląd precyzyjnych metod pomiaru odcinków czasu
- Opracowanie projektu stochastycznego konwertera czas-liczba w układzie FPGA (opis VHDL, projekt topograficzny)
- Wykonanie badań symulacyjnych i eksperymentalnych
- Opracowanie wniosków, redakcja tekstu pracy



Kierownik pracy: **dr inż. Paweł Kwiatkowski**

email: pawel.kwiatkowski@wat.edu.pl, p. 204/45, tel. 261 839 602

TEMAT PRACY: Zautomatyzowane stanowisko do testowania wielokanałowego analizatora odcinków czasu

ZAGADNIENIA:

- Przegląd liczników odcinków czasu różnych producentów
- Koncepcja stanowiska (wybór urządzeń, określenie interfejsów połączeniowych i środowiska projektowego)
- Opracowanie stanowiska i wykonanie testów testów
- Opracowanie wniosków, redakcja tekstu pracy



Kierownik pracy: **dr inż. Paweł Kwiatkowski**

email: pawel.kwiatkowski@wat.edu.pl, p. 204/45, tel. 261 839 602

TEMAT PRACY: **Licznik czasu w oparciu o zintegrowany przetwornik
czas-cyfra TDC7201**

ZAGADNIENIA:

- Przegląd układów scalonych do precyzyjnego pomiaru odcinków czasu
- Opracowanie sterownika do obsługi układu TDC7201
- Weryfikacja parametrów metrologicznych układu
- Opracowanie wniosków, redakcja tekstu pracy



Kierownik pracy: **ppłk dr inż. Tadeusz Sondej**

email: tadeusz.sondej@wat.edu.pl, p. 122/45, tel. 261 839016

TEMAT PRACY: Zastosowanie biblioteki CMSIS DSP do przetwarzania danych

ZAGADNIENIA:

- Charakterystyka biblioteki CMSIS DSP
- Analiza działania wybranych funkcji
- Opracowanie przykładowego algorytmu przetwarzania danych w czasie rzeczywistym
- Wykonanie badań testowych
- Opracowanie wniosków i edycja pracy



Kierownik pracy: **ppłk dr inż. Tadeusz Sondej**

email: tadeusz.sondej@wat.edu.pl, p. 122/45, tel. 261 839016

TEMAT PRACY: Charakterystyka i zastosowania procesorów RISC-V

ZAGADNIENIA:

- Mikroprocesory z rdzeniem typu „open-source”
- Charakterystyka rdzenia RISC-V
- Mikroprocesory z rdzeniem
- Narzędzia projektowe
- Przykłady zastosowań
- Podsumowanie i edycja pracy



Kierownik pracy: **ppłk dr inż. Tadeusz Sondej**

email: tadeusz.sondej@wat.edu.pl, p. 122/45, tel. 261 839016

TEMAT PRACY: **Analiza możliwości monitorowania parametrów życiowych żołnierzy**

ZAGADNIENIA:

- Charakterystyka podstawowych parametrów życiowych
- Monitorowanie parametrów życiowych w warunkach dynamicznych
- Przegląd i analiza dostępnej wiedzy
- Projekt przykładowego rozwiązania do monitorowania żołnierzy
- Podsumowanie i edycja pracy

Kierownik pracy: **dr inż. Paweł Dąbał**

email: pawel.dabal@wat.edu.pl, p. 205/45

TEMAT PRACY: Cyfrowy modem do komunikacji w paśmie akustycznym w układzie SoC FPGA Cyclon V

ZAGADNIENIA:

- Przegląd metod cyfrowej modulacji i demodulacji sygnału.
- Przygotowanie implementacji modemu w języku opisu sprzętu.
- Wykonanie badań eksperymentalnych dla różnych parametrów pracy modemu i użytych modulacji.
- Opracowanie wniosków i dokumentacji projektu.

NARZĘDZIA:

- Język: VHDL, Verilog
- Oprogramowanie: Intel Quartus, ModelSim, MatLAB, Sigasi, Git



Kierownik pracy: **dr inż. Paweł Dąbal**

email: pawel.dabal@wat.edu.pl, p. 205/45

TEMAT PRACY: Cyfrowy syntezator FM w procesorze sygnałowym TMS320C6713

ZAGADNIENIA:

- Opis metod cyfrowej syntezy FM.
- Opracowanie biblioteki funkcji realizujących algorytmy syntezy FM w języku C.
- Wykonanie badań eksperymentalnych potwierdzających poprawność syntezy.
- Opracowanie wniosków i dokumentacji projektu.



NARZĘDZIA:

- Język: C
- Oprogramowanie: MatLAB, Code Composer Studio, Git



Kierownik pracy: **dr inż. Paweł Dąbał**

email: pawel.dabal@wat.edu.pl, p. 205/45

TEMAT PRACY: Projekt rozproszonej bezprzewodowej sieci sensorycznej pracującej w paśmie ISM

ZAGADNIENIA:

- Przegląd dostępnych modułów radiowych pracujących w paśmie ISM.
- Analiza stanu wiedzy dotyczącej transmisji w paśmie ISM.
- Opracowanie projektu rozproszonej sieci sensorycznej.
- Wykonanie badań eksperymentalnych.
- Opracowanie wniosków i dokumentacji projektu.

NARZĘDZIA:

- Język: C
- Oprogramowanie: STM32CubeIDE, Git



Kierownik pracy: **dr inż. Paweł Dąbal**

email: pawel.dabal@wat.edu.pl, p. 205/45

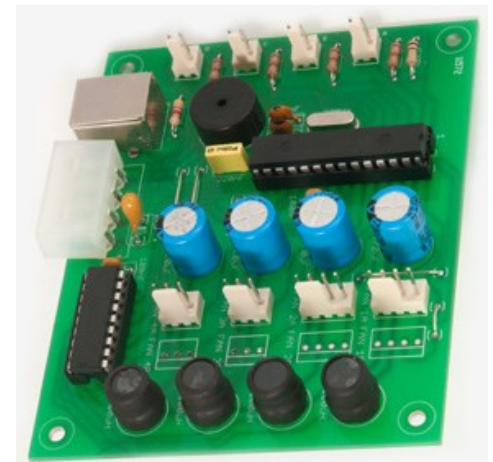
TEMAT PRACY: Projekt inteligentnego kontrolera wentylatorów komputera PC

ZAGADNIENIA:

- Przegląd metod sterowania i podłączenia wentylatorów w obudowie PC.
- Opracowanie i wykonanie projektu systemu mikrokontrolerowego do sterowania pracą wentylatorów.
- Implementacja mechanizmów sterujących pracą.
- Wykonanie badań eksperymentalnych.
- Opracowanie wniosków i dokumentacji projektu.

NARZĘDZIA:

- Język: C
- Oprogramowanie: STM32CubeIDE, CircuitMaker ,Git



Kierownik pracy: **dr inż. Paweł Dąbał**

email: pawel.dabal@wat.edu.pl, p. 205/45

TEMAT PRACY: Projekt cyfrowej macierzy mikrofonów MEMS z kształtowaniem charakterystyki kierunkowej

ZAGADNIENIA:

- Przegląd dostępnych cyfrowych mikrofonów MEMS.
- Analiza stanu wiedzy dotyczącej zasady działania mikrofonów MEMS.
- Opracowanie projektu aplikacji dla systemu mikroprocesorowego.
- Wykonanie badań eksperymentalnych.
- Opracowanie wniosków i dokumentacji projektu.

NARZĘDZIA:

- Język: C
- Oprogramowanie: STM32CubeIDE, Git



Kierownik pracy: **dr inż. Paweł Dąbal**

email: pawel.dabal@wat.edu.pl, p. 205/45

TEMAT PRACY: Projekt aplikacji internetowej wspomagającej zarządzanie planami studiów

ZAGADNIENIA:

- Analiza dostępnych języków programowania pod kątem tworzenia aplikacji internetowej.
- Przegląd metody uwierzytelnienia aplikacji internetowej.
- Opracowanie projektu aplikacji internetowej umożliwiającej między innymi logowanie, edycje planów studiów, kart informacyjnych przedmiotów, generowanie dokumentów.
- Opracowanie wniosków i dokumentacji.

NARZĘDZIA:

- Języki i technologie: HTML, JavaScript, PHP, NodeJS
- Oprogramowanie: Git



Kierownik pracy: **dr inż. Dominik Sondej**
email: dominik.sondej@wat.edu.pl, p. 203/45

TEMAT PRACY: Implementacja i badania regulowanej linii opóźniającej w układzie Rad-Hard FPGA

ZAGADNIENIA:

- Analiza sposobów konstrukcji linii opóźniającej w układach FPGA.
- Analiza elementów struktury układu Rad-Hard FPGA pod kątem użycia do budowy linii.
- Opracowanie projektu i badania symulacyjne linii opóźniającej.
- Wykonanie modelu linii opóźniającej.
- Badania eksperymentalne. Wnioski. Redakcja tekstu pracy.

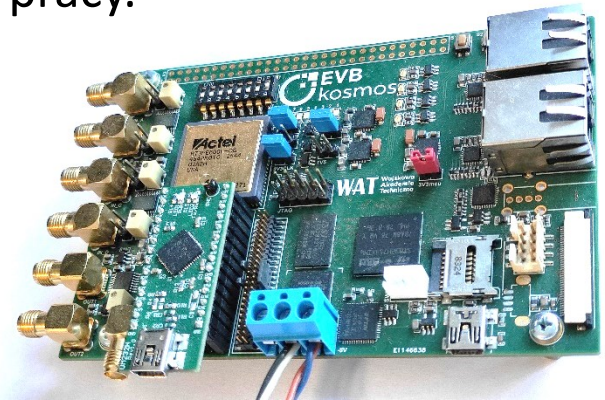


Kierownik pracy: **dr inż. Dominik Sondej**
email: dominik.sondej@wat.edu.pl, p. 203/45

TEMAT PRACY: Implementacja i badania interpolacyjnego licznika czasu w układzie Rad-Hard FPGA

ZAGADNIENIA:

- Analiza metod precyzyjnego pomiaru odcinków czasu.
- Analiza elementów struktury układu Rad-Hard FPGA.
- Opracowanie projektu i badania licznika czasu.
- Badania eksperymentalne. Wnioski. Redakcja tekstu pracy.



Kierownik pracy: **dr inż. Dominik Sondej**
email: dominik.sondej@wat.edu.pl, p. 203/45

TEMAT PRACY: Mikroprocesorowy symulator SpO2 – tester pulsoksymetrów

ZAGADNIENIA:

- Analiza metod pomiaru SpO2 i przegląd istniejących rozwiązań do testowania pulsoksymetrów.
- Opracowanie obwodu do generacji sygnałów testowych.
- Opracowanie oprogramowania mikrokontrolera.
- Badania eksperymentalne.
- Opracowanie dokumentacji i redakcja tekstu pracy.

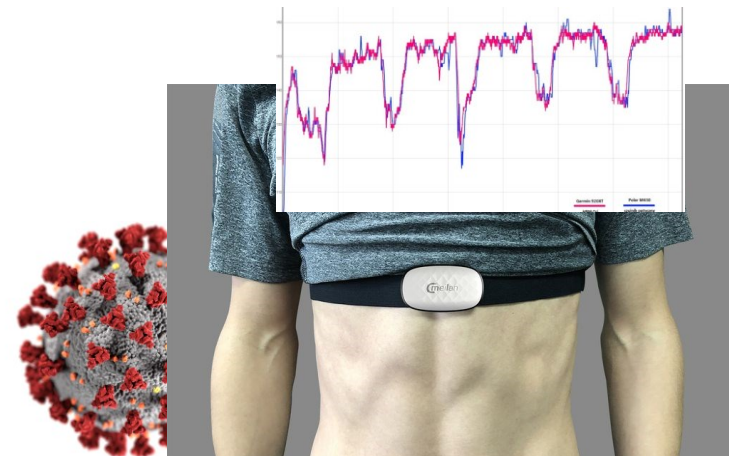


Kierownik pracy: **dr inż. Dominik Sondej**
email: dominik.sondej@wat.edu.pl, p. 203/45

TEMAT PRACY: Mikroprocesorowy system do monitorowania parametrów życiowych

ZAGADNIENIA:

- Analiza metod nieinwazyjnego pomiaru SpO2, tętna, temperatury i częstotliwości kaszlnięć.
- Dobór sensorów do pomiaru ww. parametrów.
- Opracowanie systemu mikroprocesorowego.
- Opracowanie oprogramowania.
- Wykonanie badań testowych.
- Opracowanie wniosków i redakcja tekstu pracy.

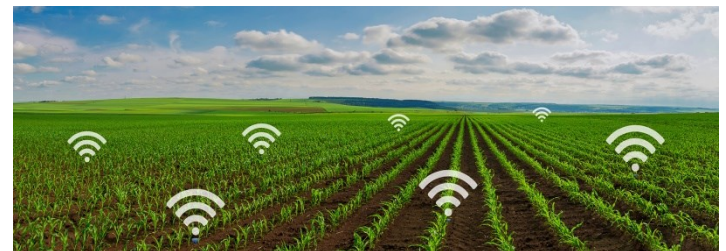


Kierownik pracy: **dr inż. Dominik Sondej**
email: dominik.sondej@wat.edu.pl, p. 203/45

TEMAT PRACY: Bezprzewodowy system do kontroli wilgotności gleby

ZAGADNIENIA:

- Przegląd czujników wilgotności gleby i modułów komunikacji bezprzewodowej.
- Opracowanie projektu systemu uwzględniającego niskie zużycie energii przez urządzenia pomiarowe oraz moduły komunikacyjne.
- Opracowanie schematów elektrycznych, wykonanie płytek PCB i opracowanie oprogramowania dla mikrokontrolera.
- Badania testowe.
- Wnioski. Redakcja tekstu pracy.



Kierownik pracy: **dr inż. Dominik Sondej**
email: dominik.sondej@wat.edu.pl, p. 203/45

TEMAT PRACY: Porównanie możliwości i szybkości działania systemów operacyjnych FreeRTOS oraz Keil RTX zaimplementowanych w mikrokontrolerach STM32

ZAGADNIENIA:

- Charakterystyka systemów FreeRTOS i Keil RTX.
- Opracowanie scenariuszy badań porównawczych.
- Implementacja systemów w mikrokontrolerze STM32.
- Wykonanie badań i analiza wyników.
- Opracowanie wniosków i redakcja tekstu pracy.



Kierownik pracy: **dr inż. Dominik Sondej**
email: dominik.sondej@wat.edu.pl, p. 203/45

TEMAT PRACY: Aplikacja mobilna do sterowania robotem koczującym

ZAGADNIENIA:

- Analiza technologii projektowania aplikacji mobilnych dla systemu Android .
- Opracowanie protokołu wymiany danych.
- Wykonanie aplikacji.
- Badania testowe i opracowanie dokumentacji.
- Wnioski. Redakcja tekstu pracy.



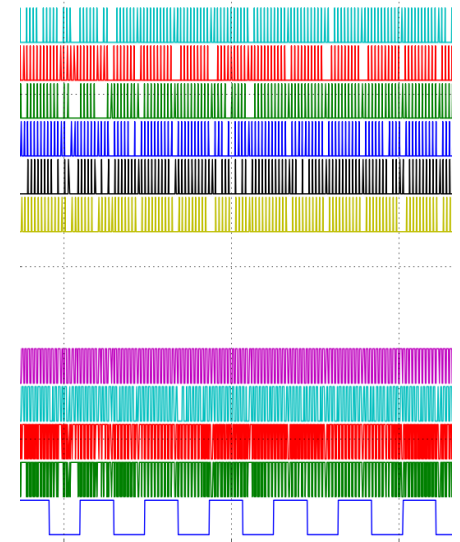
Kierownik pracy: **dr inż. Krzysztof Sieczkowski**

email: krzysztof.sieczkowski@wat.edu.pl, p. 18/45, tel. 261 839 629

TEMAT PRACY: **Analizator stanów logicznych bazujący na platformie Raspberry PI i oprogramowaniu Matlab**

ZAGADNIENIA:

- Przegląd komputerów SBC i układów peryferyjnych
- Założenia projektowe urządzenia i oprogramowania
- Wykonanie urządzenia oraz oprogramowania analizatora
- Weryfikacja parametrów urządzenia oraz badania testowe
- Opracowanie wniosków, redakcja tekstu pracy



Kierownik pracy: **dr inż. Krzysztof Sieczkowski**

email: krzysztof.sieczkowski@wat.edu.pl, p. 18/45, tel. 261 839 629

TEMAT PRACY: **Analiza standardu Bluetooth 5.2 w zastosowaniach
Internetu Rzeczy**

ZAGADNIENIA:

- Przegląd elektronicznych modułów Bluetooth 5.2
- Założenia projektowe oprogramowania testującego
- Wykonanie oprogramowania testującego
- Badania testowe wybranych modułów Bluetooth
- Opracowanie wniosków, redakcja tekstu pracy



Kierownik pracy: **dr inż. Krzysztof Sieczkowski**

email: krzysztof.sieczkowski@wat.edu.pl, p. 18/45, tel. 261 839 629

TEMAT PRACY: **Analiza standardu Wi-Fi w zastosowaniach
Internetu Rzeczy**

ZAGADNIENIA:

- Charakterystyka standardów Wi-Fi
- Wybór platformy sprzętowej oraz założenia projektowe
- Wykonanie oprogramowania testującego
- Badania testowe
- Opracowanie wniosków, redakcja tekstu pracy



Kierownik pracy: **dr inż. Krzysztof Sieczkowski**

email: krzysztof.sieczkowski@wat.edu.pl, p. 18/45, tel. 261 839 629

TEMAT PRACY: Ocena działania energooszczędnych urządzeń elektronicznych stosowanych w technologii Internetu Rzeczy

ZAGADNIENIA:

- Charakterystyka wybranych urządzeń stosowanych w IoT
- Wybór platformy sprzętowej oraz założenia projektowe
- Wykonanie oprogramowania testującego
- Badania testowe wybranych urządzeń IoT
- Opracowanie wniosków, redakcja tekstu pracy



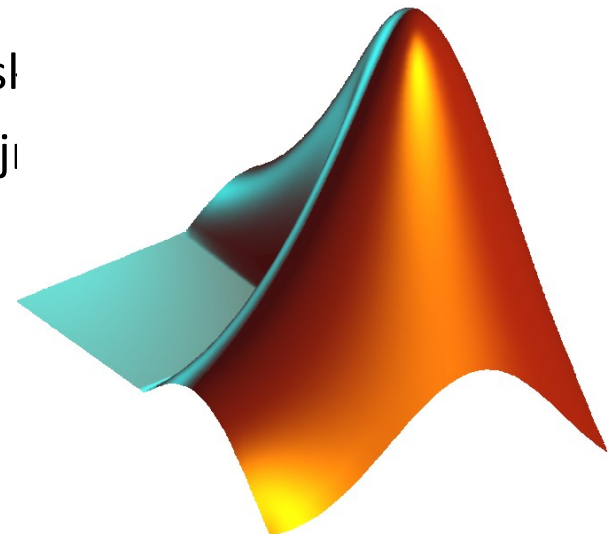
Kierownik pracy: **dr inż. Krzysztof Sieczkowski**

email: krzysztof.sieczkowski@wat.edu.pl, p. 18/45, tel. 261 839 629

TEMAT PRACY: Ocena działania interfejsów komunikacyjnych
w oprogramowaniu Matlab

ZAGADNIENIA:

- Charakterystyka wybranych interfejsów komunikacyjnych
- Założenia projektowe oprogramowania testującego
- Wykonanie oprogramowania testującego w środowisku
- Badania testowe wybranych interfejsów komunikacyjnych
- Opracowanie wniosków, redakcja tekstu pracy



Kierownik pracy: **dr inż. Krzysztof Sieczkowski**

email: krzysztof.sieczkowski@wat.edu.pl, p. 18/45, tel. 261 839 629

TEMAT PRACY: Ocena działania interfejsów komunikacyjnych występujących w komputerach SBC

ZAGADNIENIA:

- Przegląd powszechnie stosowanych komputerów SBC
- Charakterystyka wybranych interfejsów komunikacyjnych
- Założenia projektowe oprogramowania testującego oraz wybór platformy sprzętowej
- Wykonanie oprogramowania testującego
- Badania testowe wybranych interfejsów komunikacyjnych
- Opracowanie wniosków, redakcja tekstu pracy



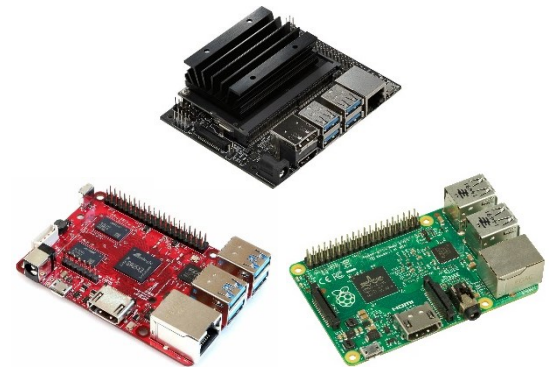
Kierownik pracy: **dr inż. Krzysztof Sieczkowski**

email: krzysztof.sieczkowski@wat.edu.pl, p. 18/45, tel. 261 839 629

TEMAT PRACY: Analiza wydajności algorytmów przetwarzania danych w komputerach SBC

ZAGADNIENIA:

- Przegląd powszechnie stosowanych komputerów SBC
- Charakterystyka wybranych algorytmów przetwarzania
- Założenia projektowe oprogramowania testującego
- Wykonanie oprogramowania testującego
- Weryfikacja wykonanych badań
- Opracowanie wniosków, redakcja tekstu pracy



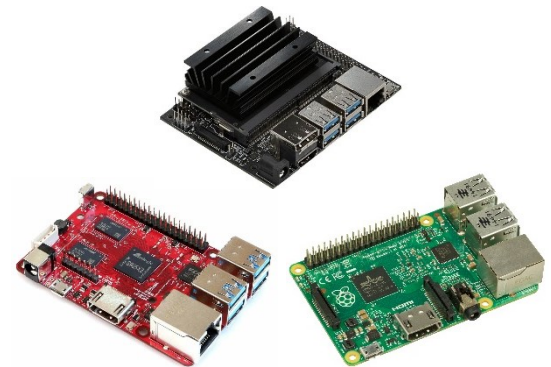
Kierownik pracy: **dr inż. Krzysztof Sieczkowski**

email: krzysztof.sieczkowski@wat.edu.pl, p. 18/45, tel. 261 839 629

TEMAT PRACY: Analiza wydajności algorytmów przetwarzania danych w strukturze GPU dla komputerów SBC

ZAGADNIENIA:

- Przegląd powszechnie stosowanych komputerów SBC
- Wybór platformy programistycznej GPU
- Założenia projektowe oprogramowania testującego
- Wykonanie oprogramowania testującego
- Weryfikacja wykonanych badań
- Opracowanie wniosków, redakcja tekstu pracy



Kierownik pracy: **dr inż. Krzysztof Sieczkowski**

email: krzysztof.sieczkowski@wat.edu.pl, p. 18/45, tel. 261 839 629

TEMAT PRACY: Analiza szybkości zapisu danych w komputerach SBC

ZAGADNIENIA:

- Przegląd powszechnie stosowanych komputerów SBC
- Charakterystyka wybranych typów pamięci komputera SBC
- Założenia projektowe oprogramowania testującego
- Wykonanie oprogramowania testującego
- Badania testowe szybkości zapisu danych
- Opracowanie wniosków, redakcja tekstu pracy

