LICZNIKI I REJESTRY

(P. Kwiatkowski, 2018, v4)

CEL ĆWICZENIA

Celem ćwiczenia jest utrwalenie wiedzy dotyczącej budowy, działania i własności liczników i rejestrów cyfrowych oraz nauczenie ich projektowania z użyciem zarówno przerzutników i bramek logicznych jak i wybranych liczników scalonych. Dodatkowym celem jest nabycie umiejętności zastosowania liczników jako dzielników częstotliwości. Ponadto ćwiczenie daje możliwość zapoznania się z obsługą programu *Multisim* firmy *National Instruments*.

PROGRAM ĆWICZENIA

CZĘŚĆ I - SAMOUCZEK

Pierwsza część ćwiczenia ma na celu zapoznanie z obsługą programu *Multisim* na przykładzie kilku projektów. Program *Multisim* jest narzędziem do symulacji i analizy układów elektronicznych opartym na symulatorze SPICE (ang. *Simulation Program with Integrated Circuit Emphasis*). Umożliwia graficzną edycję schematów, symulacje układów analogowych i cyfrowych oraz posiada bogatą bazę elementów. Zadania realizowane w tej części obejmują syntezę względnie prostych liczników równoległych i szeregowych, realizowanych z użyciem przerzutników i bramek logicznych. Projekty uzyskane w wyniku syntezy są następnie poddane badaniom symulacyjnym. Przystąpienie do realizacji kolejnego zadania projektowego następuje po uzyskaniu poprawnych wyników symulacji i rozwiązaniu problemów dotyczących aktualnego zadania, postawionych przez prowadzącego.

CZĘŚĆ II – ZADANIA INDYWIDUALNE

W drugiej części ćwiczenia realizowane są indywidualne zadania projektowe zadane przez prowadzącego. Zadania obejmują skracanie cykli liczników, budowę liczników wielobitowych, rekonfigurowanie liczników w celu uzyskania zmiany kodu wyjściowego oraz projektowanie dzielników częstotliwości o zadanym współczynniku wypełnienia przebiegu wyjściowego. Do każdego zadania projektowego studenci przygotowują rozwiązania w postaci schematu ideowego układu, wykonanego z użyciem układów cyfrowych dostępnych w bibliotekach programu *Multisim*. Rozwiązania powinny być umieszczone w protokole, który jest podstawą do wykonania sprawozdania.

SAMOUCZEK

Projektowanie układu elektronicznego w programie *Multisim* polega na wstawianiu gotowych elementów z biblioteki i łączeniu ich ze sobą za pomocą ścieżek połączeniowych. Działanie układu można analizować przy pomocy diod, wyświetlaczy, sond pomiarowych lub wirtualnych przyrządów pomiarowych. W tej części ćwiczenia zaprezentowane zostaną przykładowe sposoby analizy wybranych układów liczników i rejestrów. Widok programu *Multisim* z zaznaczonymi kluczowymi elementami został pokazany na Rys. 1.



Rys. 1 Widok programu Multisim

UWAGA! Zadania projektowe należy zapisywać w następującej lokalizacji: C:\UC1\Lab4\<nazwa_grupy>\. Przed przystąpieniem do ćwiczenia należy utworzyć stosowny folder.

DWÓJKA LICZĄCA

Najprostszym licznikiem, i jednocześnie dzielnikiem częstotliwości, jest układ, który zmienia stan wyjściowy na przeciwny przy każdym impulsie zegarowym. Jest to tzw. dwójka licząca. W niniejszym zadaniu układ ten zostanie zaprojektowany przy użyciu przerzutnika T.

- 1.1 Po otwarciu programu *Multisim* należy zapisać nowo otwarte okno robocze pod nazwą TUT1. Z paska menu należy wybrać File→Save (skrót CTRL+S), określić ścieżkę do utworzonego folderu z nazwą grupy (C:\UC1\Lab4\<nazwa_grupy>\) i nadać nazwę pliku TUT1.ms14. Nazwa projektu w panelu projektów powinna zmienić nazwę na TUT1.
- 1.2 Wybrać z paska menu Place→Component (CTRL+W). Po zaznaczeniu Database Master Database, Group <ALL groups> oraz Family <All families> należy w polu Component wpisać T_FF (Rys. 1.1). Wybrać z dostępnych elementów T_FF i kliknąć przycisk OK.



Rys. 1.1 Okno wyboru komponentów

- 1.3 Po umieszczeniu elementu w oknie roboczym ponownie pojawi się okno wyboru komponentu. Kliknąć przycisk *Close* (lub z klawiatury Esc). Nawigacja w oknie roboczym wygląda następująco:
 - rolka myszy przybliżanie/oddalanie widoku,
 - wciśnięcie rolki myszy i poruszanie myszką przesuwanie widoku,
 - wciśnięty klawisz CTRL oraz poruszanie rolką myszy przesuwanie widoku góra/dół,
 - wciśnięte klawisze CTRL+SHIFT oraz poruszanie rolką myszy przesuwanie widoku lewo/prawo
 - przywracanie pełnego widoku arkusza roboczego klawisz F7.
 - zmiana położenia komponentu następuje po kliknięciu na nim i przytrzymaniu lewego przycisku myszy oraz przesunięciu położenia myszy.
- 1.4 Dodanie źródła sygnału zegarowego oraz napięcia zasilania i masy. Należy ponownie otworzyć okno z wyborem komponentu (jak w pkt. 2). Z opcji Group wybrać Sources, z opcji Family SIGNAL VOLTAGE SOURCES, a z pola Component CLOCK_VOLTAGE (lub jak w pkt. 2 wyszukać we wszystkich bibliotekach komponent CLOCK VOLTAGE) i dodać element do projektu. Z tej samy grupy elementów i rodziny POWER_SOURCES dodać do projektu komponenty GROUND oraz VCC. Schemat w arkuszu roboczym powinien wyglądać jak na Rys. 1.2.



Rys. 1.2 Arkusz roboczy ze wstawionymi komponentami dwójki liczącej

1.5 Tworzenie połączeń pomiędzy komponentami. Łączenie elementów rozpoczyna się po kliknięciu lewym przyciskiem myszy na wybranej końcówce komponentu. W tym momencie pojawia się połączenie od zaznaczonej końcówki do kursora myszy. Pojedyncze kliknięcie lewym przyciskiem myszy w wolnym obszarze arkusza roboczego powoduje utworzenie nowego punktu referencyjnego do kursora muszy. Pojedyncze kliknięcie na dowolnej innej końcówce komponentu kończy połączenie. Również dwukrotne kliknięcie lewym przyciskiem myszy w dowolnym miejscu arkusza roboczego kończy połączenie tworząc węzeł.

W celu utworzenia dwójki liczącej należy na wejście informacyjne T przerzutnika dołączyć stan logiczny wysoki (napięcie zasilania VCC), a do jego wejścia zegarowego dołączyć źródło sygnału zegarowego (CLOCK_VOLTAGE). Źródło sygnału zegarowego powinno być także dołączone do masy. Schemat układu pokazano na Rys. 1.3.



1.6 Najprostszym sposobem obserwacji działania opracowanego układu jest dołączenie cyfrowych wskaźników świecących. Do schematu należy dodać dwa komponenty PROBE_DIG (można wybrać jeden z elementów świecących na określony kolor – BLUE, GREEN, ORANGE, RED, YELLOW) i podłączyć je do wejścia CLK oraz

wyjścia Q (Rys. 1.4). Na potrzeby obserwacji działania układu nie ma konieczności podłączania wszystkich końcówek komponentu (SET, RESET, ~Q).



Rys. 1.4 Schemat dwójki liczącej z dołączonymi wskaźnikami święcącymi

1.7 Analiza działania układu na cyfrowych wskaźnikach świecących wymaga zmniejszenia częstotliwości źródła sygnału zegarowego. Po dwukrotnym kliknięciu myszą na komponencie CLOCK_VOLTAGE otworzy się okno z jego parametrami (Rys. 1.5). W zakładce Value należy zmienić częstotliwość generowanego sygnału (Frequency) na 1 Hz i kliknąć przycisk OK.

	1	Hz
Duty cyde:	50	%
Voltage (V):	5	v
Rise time:	1n	s
Fall time:	1n	s

Rys. 1.5 Okno parametrów komponentu CLOCK_VOLTAGE

1.8 Symulacja działania układu. Program *Multisim* umożliwia symulowanie działania układu na wiele różnych sposobów. W tej części ćwiczenia użyta zostanie symulacja interaktywna.

1.9 Należy upewnić się, że na pasku narzędzi symulacji (zaznaczony na Rys. 1) jest wybrana opcja *Interactive* (Rys. 1.6). Jeżeli nie to z paska menu należy wybrać **Simulate→Analyses and simulation**. W nowo otwartym oknie zaznaczyć z lewej strony opcję *Interactive Simulation* i kliknąć przycisk **Save**.



1.10 Symulację uruchamia się wybierając z paska menu opcję Simulate→Run (skrót F5 lub przycisk z paska narzędzi symulacji, Rys. 1.6), a zatrzymuje wybierając z paska menu opcję Simulate→Pause (skrót F6 lub przycisk II) lub Simulate→Stop (przycisk II).

Przeanalizować działanie układu. Zwrócić uwagę na częstotliwość migotania wskaźników cyfrowych na wejściu i wyjściu układu. Zastanowić się nad realizacją dwójki liczącej z użyciem innych rodzajów przerzutników.

LICZNIK ASYNCHRONICZNY

Dwójka licząca jest licznikiem typu modulo 2, tzn. posiada na wyjściu tylko dwa stany logiczne lub inaczej - umożliwia zliczanie najwyżej dwóch impulsów wejściowych. Łącząc szeregowo określoną liczbę dwójek liczących uzyskuje się asynchorniczny licznik dwójkowy nazywany w literaturze angielskojęzycznej *ripple counter*. W tym zadaniu zostaną zastosowane przerzutniki JK. Jeżeli sygnał wejściowy zostanie podłączony jednocześnie do wejść J i K to układ będzie działał tak jak przerzutnik T. W projekcie zastosowane zostaną przerzutniki z rzeczywistego układu scalonego 74LS73 (układ TTL z szybkimi diodami Schottky'ego o małym poborze mocy).

2.1 Tworzenie nowego projektu. W celu utworzenia nowego projektu należy z paska menu wybrać File→New (skrót CTRL+N lub przycisk □). W nowo otwartym oknie (Rys. 2.1) wybrać z zakładki *Blank and recent* opcje *Blank* i kliknąć przycisk Create. Zapisać projekt w folderze C:\UC1\Lab4\<nazwa_grupy>\ pod nazwą TUT2.ms14.



Rys. 2.1 Tworzenie nowego projektu

Zakład Techniki Cyfrowej ITK WEL WAT

2.2 Obecny projekt będzie wymagał więcej miejsca w arkuszu roboczym niż dwójka licząca. Wielkość arkusza roboczego można zmieniać klikając prawym przyciskiem myszy w wolnym obszarze arkusza i wybierając z menu kontekstowego opcję *Properties*. Należy się upewnić, że w zakładce Workspace wielkość arkusza jest określona jako A4 (Rys. 2.2).

Show grid Show page bounds Show border Sheet size Orientation OPortrait ● Landscape Orienteers Ocentimeters	Show			Wiring	Font	PCB	Layer settings	
Sheet size A4 Orientation O	C1	G	Show gri	d ge bound	ls			
Onentation Height: 8.26771 Opertrait Inches Centimeters	Sheet size		⊡ Show bo	rder ~	Cust	om size – h:	11.6929	
	A	tion O Portra Landso	it cape		Heig In	ht: ches	8.26771 O Centimeters	-

Rys. 2.2 Ustawienie wielkości arkusza roboczego

2.3 Wstawianie komponentów rzeczywistych. Do projektu należy dodać 4 przerzutniki z układu 74LS73. W programie *Multisim* można znaleźć 4 odmiany tego układu (Rys. 2.3). Układ scalony 74LS73 posiada w środku 2 przerzutniki JK. Komponenty z końcówką 74LS_IC to całe 14-końcówkowe układy scalone w dwóch standardach wykonania, a komponenty z końcówką 74LS to pojedyncze przerzutniki JK. Dla lepszej czytelności zadanie wykonane zostanie przy użyciu pojedynczych komponentów przerzutników (74LS73D).

Database:		Component:	Symbol (ANSI Y32.2)	OK
Master Database	~	74LS73D	T.	Close
Group:		74LS73D[74LS_IC]		
₿ m	~	74LS73D[74LS]	48 1J 10 88	Search
Family:		74LS73N[74LS_IC]	18 -10 dt	Detail report
All <all families=""></all>		74LS73N[74LS]	VICER VICER	View model
74STD 74STD_IC				Help
14S			A B	
745_IC			Function:	
74LS			DUAL JK FLIP FLOP-NO PRESET	~
74LS_IC				
10-74F				\sim
24ALS			Model manufacturer/ID:	
LE /TAS			IIT / 74LS73	
			Package manufacturer/type:	
			IPC-7351 / DO14	
			Hyperlink:	
Components: 4		Searching: 74Is73	L Fi	lter: off

Rys. 2.3 Wybór komponentu 74LS73

2.4 Po wybraniu komponentu 74LS73D i zatwierdzeniu wyboru przyciskiem **OK** (lub klawiszem Enter) pojawi się nowe okno (Rys. 2.4). Okno umożliwia wybór jednego z dwóch przerzutników znajdujących się w układzie 74LS73 (A lub B).



- 2.5 Należy kolejno wybrać element A, następnie B (tego samego układu scalonego oznaczonego teraz na schemacie jako U1), później znów A i B. Na schemacie powinny być ostatecznie umieszczone 4 przerzutniki.
- 2.6 Dodać następujące komponenty do schematu: CLOCK_VOLTAGE, DGND i VCC. Układ scalony 74LS73 jest zasilany poprzez końcówki GND i VCC nie uwzględnione na symbolach wstawionych przerzutników. Stanowią one jednak tzw. końcówki ukryte (ang. *hidden pins*), które w momencie dołączenia komponentów DGND i VCC zostaną z nimi automatycznie połączone. Dlatego w momencie wstawiania tych komponentów może pojawić się stosowne okno informacyjne, które należy zamknąć przyciskiem OK.
- 2.7 Wejścia informacyjne J i K oraz wejście zerowania CLR przerzutników zewrzeć ze sobą i dołączyć do poziomu logicznego wysokiego (napięcie zasilania VCC). Na wejście zegarowe pierwszego przerzutnika dołączyć sygnał ze źródła sygnału zegarowego (CLOCK_SOURCE), a pozostałe przerzutniki połączyć ze sobą szeregowo poprzez wyjście Q i wejście CLK. Schemat licznika asynchronicznego pokazano na Rys. 2.5.



Rys. 2.5 Schemat licznika asynchronicznego

- 2.8 Symulacja interaktywna układu. Tym razem działanie układu zostanie sprawdzone przy użyciu analizatora stanów logicznych. Z paska menu należy wybrać Simulate→Instruments→Logic Analyzer (lub odnaleźć na pasku przyrządów pomiarowych symbol , po wskazaniu kursorem na symbole urządzeń pomiarowych pojawi się ich nazwa). Na kolejne (od góry) wejścia analizatora podłączyć sygnały ze źródła sygnału zegarowego oraz z wyjść Q przerzutników.
- 2.9 Dla lepszej czytelności przebiegów należy zmienić kolory wszystkich obserwowanych sygnałów. Po dwukrotnym kliknięciu na wybranej ścieżce połączeniowej otworzy się okno właściwości (Rys. 2.6). W zakładce *Net name* w polu *Net color* należy wybrać dowolny kolor.

et name	PCB settings	Simulation settings	Advanced naming
Currer	atly used net na	ame	
Netna	me:	3	
Name s	source:	Auto-named	
- terre -			
Preferr	red net name:	1	
Show	net name (wh	en net-specific setting	gs are enabled)
Net co	or:	1	-
		1	

Rys. 2.6 Okno właściwości ścieżki połączeniowej.

2.10 Częstotliwość źródła sygnału zegarowego ustawić na 50 Hz. Po dwukrotnym kliknięciu na analizatorze stanów logicznych otworzy się okno analizatora. Ustawić liczbę taktów zegara na działkę (*Clocks/Div*) równą 10 oraz w tym samym panelu kliknąć przycisk

Set.... W nowo otwartym oknie ustawić częstotliwość próbkowania (*Clock rate*) na 100 Hz. Zamknąć okno przyciskiem OK. Pozostawić otwarte okno analizatora logicznego.

2.11 Schemat licznika asynchronicznego wraz z otwartym oknem analizatora logicznego pokazano na Rys. 2.7. Należy uruchomić symulację interaktywną i zaobserwować działanie licznika asynchronicznego.



Rys. 2.7 Schemat licznika asynchronicznego z dołączonym analizatorem stanów logicznych

- 2.12 Analiza czasowa układu. W pierwszym kroku należy określić, które sygnały chcemy analizować. W tym celu z paska sond pomiarowych (Rys. 1) należy wybrać sondę do pomiaru napięcia (*Voltage*, ikona) i dołączyć do sygnału ze źródła sygnału zegarowego oraz wyjść przerzutników Q.
- 2.13 Zmienić częstotliwość źródła sygnału zegarowego na 20kHz.
- 2.14 Dla lepszej czytelności przebiegów symulacyjnych należy zmienić nazwy sond na CLK, Q1, Q2, Q3 i Q4. W tym celu, po dwukrotnym kliknięciu na daną sondę i otwarciu się okna jej właściwości, w polu *RefDes* należy podać stosowną nazwę. Schemat z prawidłowo dołączonymi sondami powinien wyglądać jak na Rys. 2.8.



- 2.15 Z paska menu należy wybrać Simulate→Analyses and simulation. W nowo otwartym oknie zaznaczyć z lewej strony opcję *Transient* i kliknąć przycisk Save. W pasku narzędzi symulacji (Rys. 1) powinien widnieć teraz napis *Transient*.
- 2.16 Po uruchomieniu symulacji pojawi się nowe okno (*Grapher View*) z wynikami analizy czasowej (Rys. 2.9). Do wykonania pomiarów potrzebne będą kursory pomiarowe: z paska menu należy wybrać **Cursor**→**Show cursors** (lub przycisk ^M). Dla lepszej czytelności sygnały Q2 i Q3 należy odznaczyć w dolnym pasku.



Rys. 2.9 Wyniki analizy czasowej licznika asynchronicznego

2.17 Należy za pomocą lupy przybliżyć moment przejścia sygnału obserwowanego na sondzie Q4 ze poziomu logicznego wysokiego na niski. Przebiegi należy tak przybliżyć aby możliwe było zmierzenie za pomocą kursorów pomiarowych czasów propagacji od wejścia zegarowego pierwszego przerzutnika (sonda CLK) do wyjść przerzutnika pierwszego (Q1, czas propagacji przerzutnika od wejścia zegarowego C do wyjścia Q, t_{pCQ}) i ostatniego (Q4, czas ustalania stanu licznika).

Przeanalizować działanie układu. Określić maksymalną częstotliwość pracy licznika oraz czas ustalania. Zastanowić się jakie są wady i zalety pokazanego rozwiązania. Zwrócić uwagę na częstotliwość sygnałów na wyjściach przerzutników.

LICZNIK SYNCHRONICZNY MODULO 11

Zmiany stanów w licznikach synchronicznych, w przeciwieństwie do liczników asynchronicznych, następują jednocześnie, w takt sygnału zegarowego. Dzięki temu stan licznika ustala się od razu po wystąpieniu aktywnego zbocza sygnału zegarowego (dla ścisłości - po czasie t_{pCQ}). Licznik synchroniczny składa się więc z przerzutników połączonych wspólnym sygnałem zegarowym oraz układu kombinacyjnego określającego stany wejść informacyjnych poszczególnych przerzutników. W tej części zaprojektowany zostanie licznik synchroniczny z przeniesieniami szeregowymi modulo 11 zbudowany z przerzutników JK.

- 3.1 Tworzenie nowego projektu. Podobnie jak w pkt. 2.1, utworzyć nowy projekt o nazwie **TUT3.ms14** i zapisać go w folderze **C:\UC1\Lab4\<nazwa_grupy>**\.
- 3.2 Projekt licznika synchronicznego z przeniesieniami szeregowymi. Do projektu dodać 4 przerzutniki JK (komponent 74LS73D), dwie bramki AND (komponent 74LS08D), źródło sygnału zegarowego (CLOCK_VOLTAGE), napięcie zasilania (VCC) oraz masę obwodów cyfrowych (DGND), cyfrowy wyświetlacz (DCD_HEX_DIG).
- 3.3 Dla zwiększenia przejrzystości schematu zastosowane zostaną konektory globalne. Z paska menu należy wybrać Place→Connectors→Global connectors (skrót CTRL+ALT+G). Po umieszczeniu elementu na arkuszu roboczym pojawi się okno Global Connector (Rys. 3.1) z wyborem do jakiego globalnego połączenia ma zostać podłączony dodany właśnie konektor. Należy wybrać VCC. Dodać konektory przy każdym wejściu zerowania przerzutnika (CLR).



Rys. 3.1 Okno podłączenia konektora

3.4 Podłączyć komponenty jak na Rys. 3.2 oraz ustawić częstotliwość sygnału zegarowego na 1 Hz. Należy zauważyć, że sygnał zegarowy jest dołączony jednocześnie do wszystkich przerzutników. Bramki AND realizują szeregową propagację przeniesienia.



Rys. 3.2 Licznik szeregowy z przeniesieniami szeregowymi

- 3.5 Przy pomocy symulacji interaktywnej sprawdzić działanie układu.
- 3.6 Przy pomocy analizy czasowej i odpowiednio dołączonych sond sprawdzić czas ustalania licznika (tak jak w pkt. 2.17).

Zaprojektowany do tego momentu licznik posiada 16 stanów na wyjściu. W celu zrobienia licznika modulo 11 należy ograniczyć ich liczbę do 11. Należy zatem w momencie wystąpienia stanu dwunastego wyzerować wszystkie przerzutniki. Ponieważ pierwszym stanem licznika jest 0 (binarnie 0000) to stanem dwunastym jest 11 (binarnie 1011). Jednocześnie, stanem aktywnym wejść zerujących jest stan niski. Dlatego potrzebna jest trójwejściowa bramka NAND.

3.7 Projekt licznika synchronicznego modulo 11 z przeniesieniami szeregowymi. Dodać do projektu komponent 74LS10 i dołączyć do układu, jak na Rys. 3.3. Po kliknięciu na komponencie prawym przyciskiem myszy z menu kontekstowego można wybrać opcję obracania elementu (*Rotate*, skrót CTRL+R lub CTRL+SHIFT+R).



Rys. 3.3 Schemat licznika synchronicznego modulo 11.

Przeanalizować działanie układu. Sprawdzić co dzieje się na wyjściach ~Q. Zastanowić się jakie są wady i zalety licznika synchronicznego. W jaki sposób zaprojektować licznik o innej liczbie sekwencji.

REJESTR SZEREGOWO-RÓWNOLEGŁY

Rejestry w układach cyfrowych stanowią bloki pamięciowe i służą do przejściowego pamiętania danych. W poprzednim zadaniu przerzutnik JK umożliwiał chwilowe pamiętanie stanu licznika (przez czas trwania okresu sygnału zegarowego). W tym zadaniu zaprojektowany zostanie rejestr przesuwający, umożliwiający zmianę formatu danych z szeregowego na równoległy.

4.1 Tworzenie nowego projektu. Podobnie jak w pkt. 2.1, utworzyć nowy projekt o nazwie **TUT4.ms14** i zapisać go w folderze **C:\UC1\Lab4\<nazwa_grupy>**\.

- 4.2 Projekt 8-bitowego rejestru szeregowo-równoległego. Okno robocze powiększyć do rozmiaru A2 (pkt. 2.2). Do projektu dodać 8 przerzutników D (komponent 74LS73D), 2 przełączniki (komponent SPDT), napięcie zasilania (VCC) oraz masę obwodów cyfrowych (DGND), pasek ośmiu diod LED (BAR_LED) oraz dwóch wskaźników cyfrowych (PROBE_DIG).
- 4.3 Przerzutniki połączyć ze sobą szeregowo (wyjścia Q z wejściami D), wejścia zerowania (CLR) i ustawiania (PR) zewrzeć ze sobą i dołączyć do poziomu logicznego wysokiego (napięcie zasilania VCC). Wyjścia przerzutników dołączyć do paska diod LED. Na wejście zegarowe CLK oraz informacyjne D pierwszego przerzutniki dołączyć sygnały z przełączników. Schemat całego układu pokazano na Rys. 4.1.



Rys. 4.1 Schemat 8-bitowego rejestru szeregowo-równoległego.

4.4 Przełączniki SPTD umożliwiają przełączanie układu w trakcie trwania symulacji interaktywnej albo poprzez klikanie na nich albo przy użyciu klawiszy klawiatury. W celu ułatwienia symulacji każdy z przełączników powinien być sterowany innym przyciskiem. Można to ustawić w oknie właściwości komponentu (dwukrotne kliknięcie myszy na wybranym przełączniku), w zakładce *Value*, polu *Key for toggle* (Rys. 4.2).



Rys. 4.2 Ustawienie skrótu klawiszowego przełącznika

4.5 Przy pomocy symulacji interaktywnej oraz ręcznego ustawiania stanów logicznych na wejściach rejestru (sygnał zegarowy, sygnał na wejściu informacyjnym D pierwszego przerzutnika) sprawdzić działanie układu.

Przeanalizować działanie układu. Zastanowić się w jaki sposób zbudować rejestr równoległo-równoległy. Gdzie mogą znaleźć zastosowanie rejestry?

ZADANIA DO WYKONANIA

W tej części ćwiczenia wykonywane są indywidualne zadania projektowe postawione przez osobę prowadzącą ćwiczenie. Przykłady zadań podano poniżej:

- 1. Wykonać syntezę dwójkowego licznika modulo 6 liczącego wstecz. Układ zaprojektować z użyciem przerzutników JK. Wykonać schemat i badania symulacyjne licznika.
- 2. Zaprojektować układ synchronicznego dzielnika częstotliwości przez 10 z użyciem przerzutników D. Wyznaczyć częstotliwość maksymalną układu i zweryfikować ją w badaniach symulacyjnych.
- 3. Zbudować 4-bitowy licznik Jonsona/pierścieniowy i porównać jego działanie z działaniem licznika dwójkowego.
- 4. Sprawdzić działanie scalonego licznika UCY7490,
 - a) sporządzić tablicę stanów licznika przy połączeniu 2-5, określić kod wyjściowy,
 - b) sporządzić tablicę stanów licznika przy połączeniu 5-2, określić kod wyjściowy.
- 5. Z użyciem licznika dziesiętnego UCY7490 wykonać licznik o mod<10, podanym przez prowadzącego ćwiczenie,
 - a) korzystając z wejść zerujących,
 - b) korzystając z wejść ustawiających.
- 6. Z użyciem przerzutników JK zbudować asynchroniczny 4-bitowy licznik dziesiętny liczący w kodzie BCD (porównać z UCY7490, konfiguracja 2 5).
- 7. Sprawdzić rewersyjne działanie licznika UCY74193.
- 8. Zaprojektować i wykonać układ zliczający w górę (w dół) od stanu "k" do "l" z użyciem układu 74193 (wartości "k" i "l" podaje prowadzący zajęcia).
- 9. Zaprojektować licznik synchroniczny zliczający podaną przez osobę prowadzącą ćwiczenie sekwnecje.

UWAGA! Niektóre elementy cyfrowe posiadają wyjście typu *open collector*. Do ich poprawnej pracy konieczne jest dołączenie wyjścia do napięcia zasilania układu przy pomocy rezystora podciągającego (Rys. 5). Rodzaj wyjścia układu można sprawdzić w oknie właściwości komponentu, w zakładce *pins*.



Rys. 5 Sposób podłączenia wyjścia układu scalonego typu open collector

OPRACOWANIE WYNIKÓW

- 1. Sprawozdanie z ćwiczenia laboratoryjnego powinno zawierać zwięzłe opisy postawionych zadań projektowych wraz z rozwiązaniami, w szczególności z tablicami przejść i schematami zaprojektowanych układów.
- 2. Do sprawozdania należy dołączyć wydruki z wynikami przeprowadzonych symulacji.
- 3. Ponadto w sprawozdaniu należy zawrzeć rozwiązania dodatkowych problemów projektowych postawionych przez prowadzącego.

ZALICZENIE ĆWICZENIA

- 1. Zaliczenie kolokwium wstępnego oraz poprawne wykonanie zadań laboratoryjnych postawionych przez osobę prowadzącą ćwiczenie.
- 2. Złożenie sprawozdania, zawierającego zwięzły opis wykonanych zadań, wnioski i poprawne odpowiedzi na postawione pytania.

ZAGADNIENIA DO OPRACOWANIA PRZED PRZYSTĄPIENIEM DO ĆWICZENIA

- 1. Główne kryteria podziału i rodzaje liczników.
- 2. Podstawowe różnice pomiędzy licznikami szeregowym i równoległymi.
- 3. Porównanie szybkości działania liczników szeregowego i równoległego.
- 4. Budowa jednokierunkowych synchronicznych liczników dwójkowych z przeniesieniami równoległymi i szeregowymi.
- 5. Synteza licznika o zadanym modulo z użyciem przerzutników.
- 6. Synteza licznika zliczającego określoną sekwencję.
- 7. Projektowanie liczników liczących w przód i w tył.
- 8. Własności liczników scalonych 74LS90, 74LS93 i 74LS163.
- 9. Własności liczników dwukierunkowych na przykładzie układu 74LS193.
- 10. Sposoby skracania cyklu licznika.
- 11. Kaskadowe łączenie liczników scalonych (np. 74LS193) liczniki o dużej pojemności.
- 12. Liczniki jako dzielniki częstotliwości.

LITERATURA

- 1. NI Multisim. User Manual, National Instruments Corporation 2009.
- 2. J. Kalisz: Podstawy elektroniki cyfrowej, WKŁ, Warszawa 2007
- 3. J.F. Wakerly: Digital Design, Principles and Practices, Pearson/Prentice Hall 2005
- 4. B. Wilkinson: Uklady cyfrowe, WKŁ, Warszawa 2003
- 5. Noty katalogowe liczników scalonych (74LS90, 74LS93, 74LS163, 74LS193)