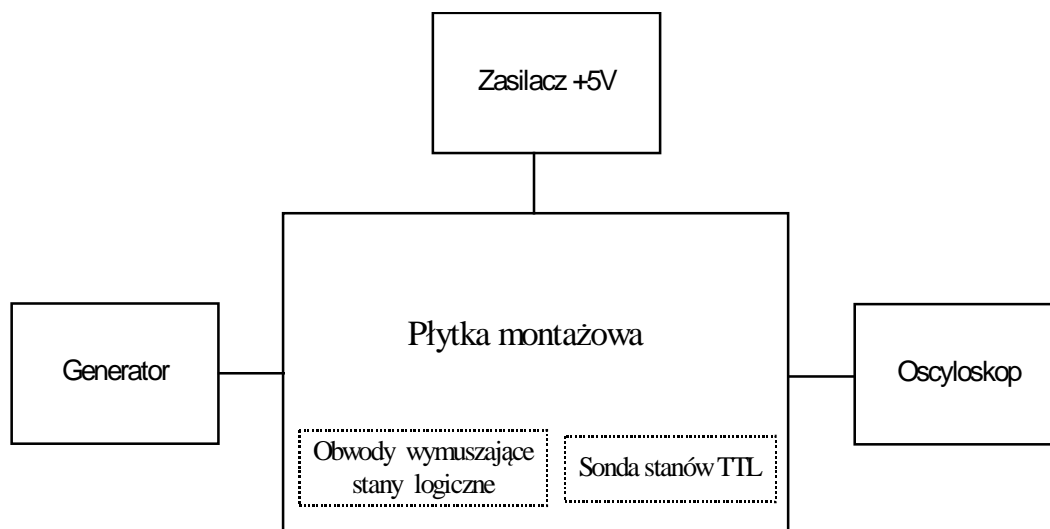




L A B O R A T O R I U M E L E K T R O N I K I		
Grupa :	Data wykonania ćwiczenia:	Ćwiczenie prowadził:
Imię i Nazwisko		
1.....	Data oddania sprawozdania:	Podpis:
2.....		
3.....		
P R O T O K Ó Ł P O M I A R O W Y / S P R A W O Z D A N I E		
Temat: <i>Cyfrowe układy sekwencyjne</i>		

I. Schemat blokowy układu pomiarowego.



II. Spis przyrządów.

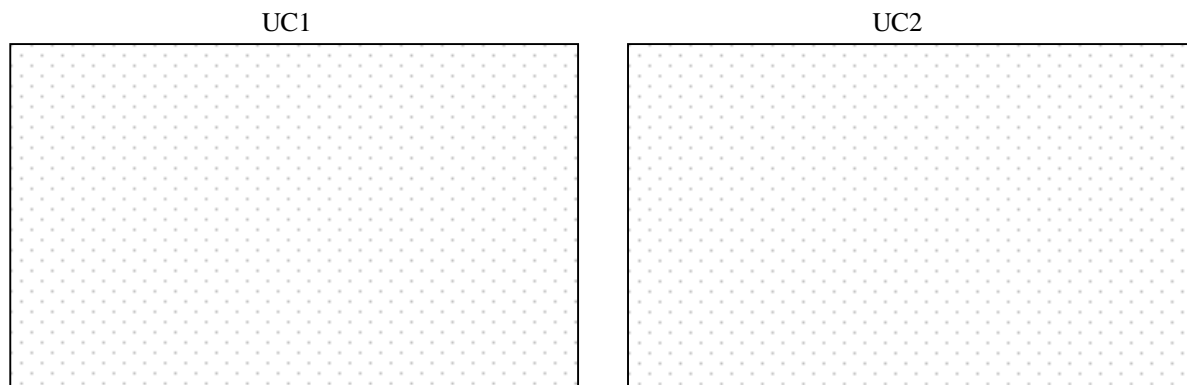
NAZWA PRZYRZĄDU	TYP	FIRMA

Cyfrowe układy sekwencyjne

III. Wykaz eksperymentów

Zadanie 1

Na podstawie połączeń układu UC1 i UC2 na płycie montażowej oraz schematu ideowego układu 7402 i 7400 (z opisem wyprowadzeń poszczególnych końcówek) narysować konfigurację zestawionych przerzutników.



Zadanie 2

Sprawdzić stany **przerzutnika RS** zbudowanego na bramkach NOR (UC1) oraz przerzutnika RS zbudowanego na bramkach NAND (UC2) podając na ich wejścia odpowiednie kombinacje wartości „0” i „1” zgodnie z poniższymi tabelami. (przed rozpoczęciem sprawdzania zresetować przez kilkakrotne naciśnięcie R)

RS na NOR (UC1)

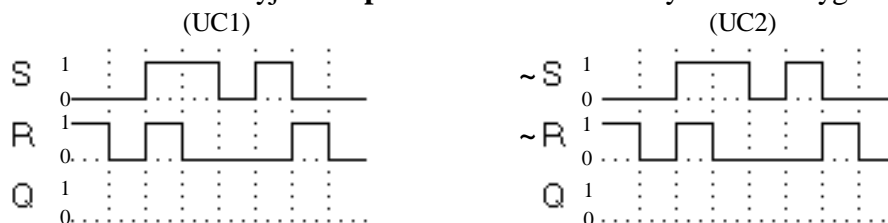
S	R	Q _n	~Q _n
1	1		
0	1		
0	0		
1	0		
0	0		
0	1		
1	1		
1	0		

RS na NAND (UC2)

~S	~R	Q _n	~Q _n
1	1		
0	1		
0	0		
1	0		
0	0		
0	1		
1	1		
1	0		

Zadanie 3

Narysować odpowiedzi czasowe na wyjściach **przerzutnika RS** dla wymuszenia sygnałami prostokątnymi:



Wskazać, które stany są niedozwolone i dlaczego?

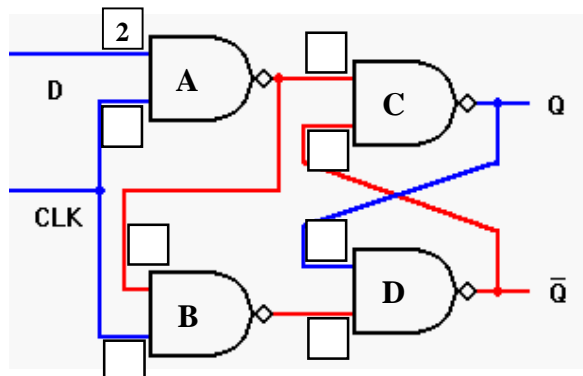
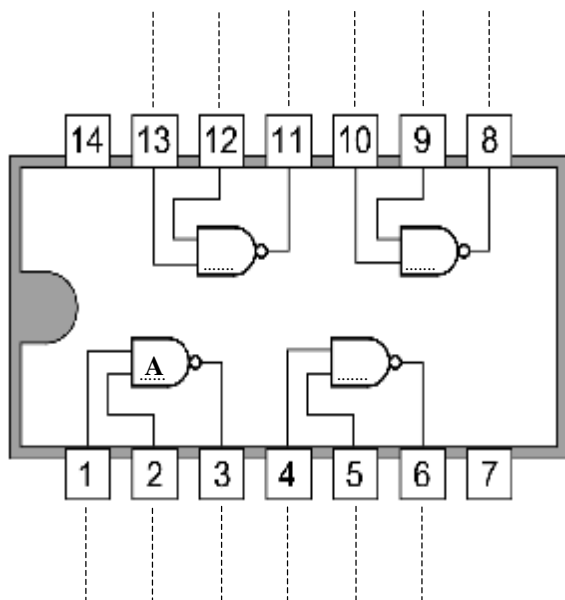
Dlaczego dla niektórych takich samych wymuszeń są różne odpowiedzi przerzutnika?

Na podstawie uzyskanych stanów wyjściowych obu przerzutników porównać ich pracę.....

Zadanie 4

Na podstawie połączeń układu UC3 na płycie montażowej oraz schematu ideowego układu 7400 (z opisem wyprowadzeń poszczególnych końcówek):

- wskaż na schemacie układu scalonego 7400 (po lewej) literami A, B, C i D poszczególne bramki wykorzystane na schemacie ideowym przerzutnika D – można zrobić sobie pomocnicze linie łączące poszczególne wyprowadzenia (połączenia matrycy wskazano linia przerywaną),
- wskaż na schemacie ideowym przerzutnika D (po prawej) numery poszczególnych wyprowadzeń układu scalonego 7400



Zadanie 5

Sprawdzić stany **przerzutnika D** typu latch zbudowanego z bramek NAND - UC3 i przerzutnika typu flip-flop zbudowanego na układzie scalonym 7474 - UC4, podając na ich wejścia odpowiednie kombinacje wartości „0” i „1” zgodnie z poniższymi tabelami

(UC3)

C	D	Q	$\sim Q$
0	0 \rightarrow 1		
0	1 \rightarrow 0		
1	0 \rightarrow 1		
1	1 \rightarrow 0		

(UC4)

C	D	Q	$\sim Q$
0	0 \rightarrow 1		
0	1 \rightarrow 0		
1	0 \rightarrow 1		
1	1 \rightarrow 0		

Czy można zauważyć, że do zmiany stanu wyjściowego potrzebna jest sekwencja „0” \rightarrow „1”, czyli, że na wyjściu przerzutnika D pojawi się stan z wejścia tylko w chwili sekwencji zegara C „0” \rightarrow „1”?

Czy zauważalne jest zapamiętywanie stanów (tzw. zatrząskiwanie)?

Zadanie 6

Sprawdzić stany **przerzutnika D** typu Master-Slave zbudowanym na układzie scalonym 7474 (UC4 wyjście Q_2).

Przed rozpoczęciem pomiarów należy trzymając w pozycji „0” wejście D dwukrotnie klinąć wejściem C aby wyjście Q_2 ustawić w początkową pozycję „0”. Należy bezwzględnie przestrzegać kolejności sekwencji poszczególnych stanów wejściowych.

C	D	Q ₂
0	0	
0	1	
1	1	
0	1	
1	1	
1	0	
0	0	
1	0	
0	0	

Czy zauważalne jest, że aby zmienić w przerzutniku D typu Master-Slave stan wyjściowy potrzebna jest podwójna sekwencja zegarowa?

.....
.....
.....
.....

Zadanie 7

Sprawdzić stany **przerzutnika J-K** wykorzystując układ scalony 7473 (UC5 wyjście Q₁). Przed rozpoczęciem pomiarów wyzerować przerzutnik – podać „1” na wejście K i „0” na wejście J oraz kilkakrotnie zmienić stan wejścia zegarowego (dwukrotnie kliknąć). Na wejścia przerzutnika podawać kolejno sygnały zgodne z tabelą z zamieszczoną poniżej:

(UC5)

C	J	K	Q ₁
0→1	0	0	
1→0	0	0	
0→1	0	1	
1→0	0	1	
0→1	1	0	
1→0	1	0	
0→1	1	1	
1→0	1	1	
0→1	1	1	
1→0	1	1	
0→1	1	1	
1→0	1	1	

Czy na podstawie ostatnich sekwencji przerzutnika J-K można określić, że badany układ przerzutnika to JK-MS (tzw dwutaktowym)?

.....
.....
.....

Zadanie 8

Sprawdzić stany wyjściowe przerzutnika D wykorzystując układ scalony 7474 skonfigurowanego jako **dwójka licząca** (UC6 wyjście Q). Pomiary rozpocząć od momentu, kiedy dla C=1 na wyjściu Q będzie „0”

(UC6)

C	Q
1	0
1→0	
0→1	
1→0	
0→1	
1→0	

Czy zauważalna jest potrzeba dwukrotnego podania sekwencji zegarowej do zmiany stanu wyjściowego przerzutnika?

.....
.....
.....
.....

Zadanie 9

Zbadać działanie **licznika cyfrowego UCY 7493 (UC7)**.

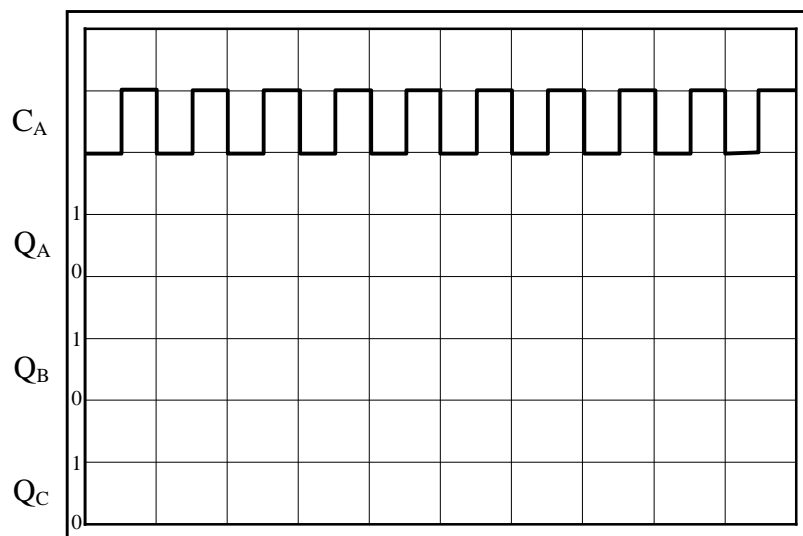
Podłączyć generator do skrajnego gniazda BNC modelu laboratoryjnego. Poprzez rozgałęźnik (trójnik BNC) drugim przewodem sygnał z tego wejścia podłączyć do 1szego kanału oscyloskopu. Drugie gniazdo BNC modelu połączyć przewodem z drugim kanałem oscyloskopu.

Na generatorze włączyć przebieg prostokątny [Square]. Pod ekranem wybrać opcję [Freq] i ustawić częstotliwość 1kHz, amplitudę [Ampl] $5V_{pp}$ oraz poziom przesunięcia napięcia [Offset] $2,5 V_{DC}$.

Przewodem montażowym połączyć pierwsze gniazdo BNC z wejściem licznika (C_A), zaś drugie gniazdo BNC podłączyć do wyjścia licznika (Q_A). W trakcie ćwiczenia ten przewód montażowy należy podłączać do kolejnych wyjść licznika.

Wcisnąć autoskalowanie w oscyloskopie [Auto-Scale]. W dalszej części proszę nie używać już tej funkcji. Pokrętłem podstawy czasu (w górnej części panelu oscyloskopu w sekcji *Horizontal*) ustawić wartość 1ms/div (ustawiana wartość wyświetla się w górnej części pośrodku ekranu). Dla pierwszego i drugiego kanału oscyloskopu (pokrętła wzmocnienia kanałów znajdują się w sekcji *Vertical*) ustawić wartość 5V/div (wartości wyświetlają się w górnym lewym rogu ekranu oscyloskopu).

Przeszkicować z oscyloskopu przebiegi czasowe na wyjściach licznika: Q_A , Q_B i Q_C .



Dla wyjścia Q_D sprawdzić krotność zliczania licznika:

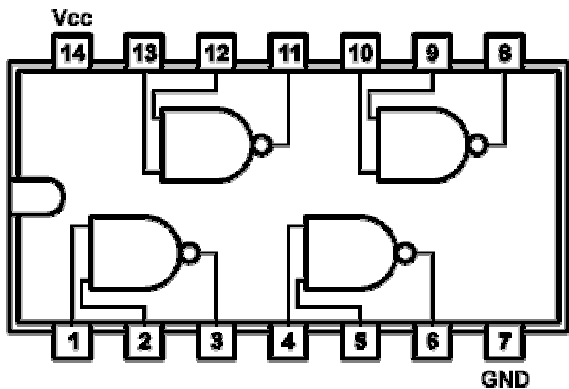
.....

.....

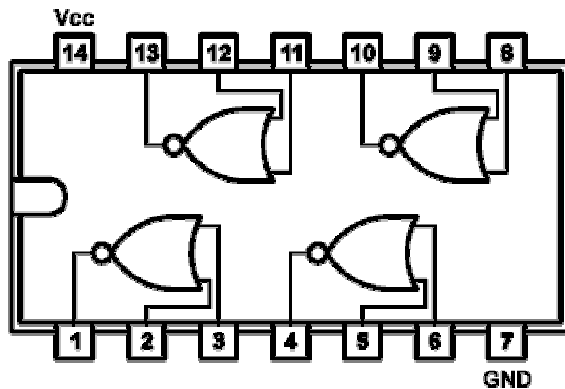
Dodatek

Schematy wyprowadzeń wybranych układów cyfrowych TTL małej i średniej skali integracji wykorzystanych w ćwiczeniu.

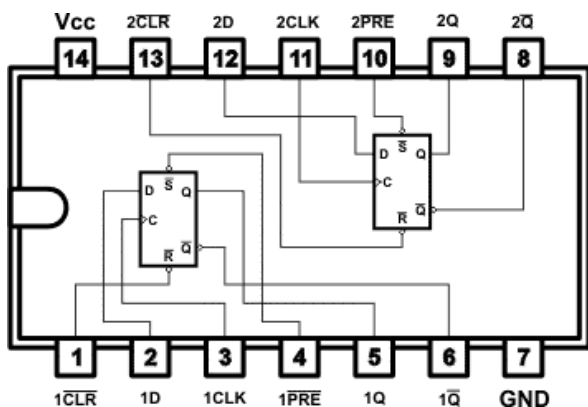
7400 - cztery 2-wejściowe bramki uniwersalne NAND



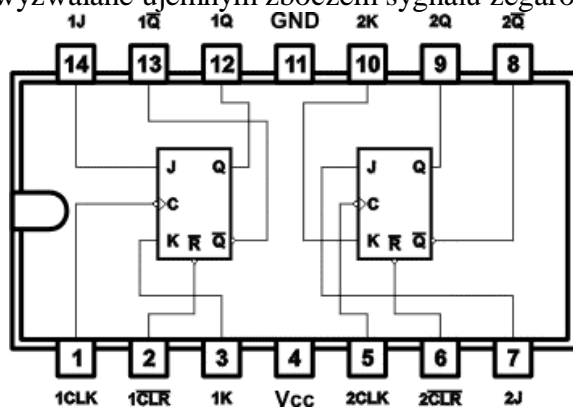
7402 - cztery 2-wejściowe bramki uniwersalne NOR



7474 - dwa przerzutniki D flip flop



7473 - dwa przerzutniki J-K MS z zerowaniem wyzwalane ujemnym zboczem sygnału zegarowego



7493 - asynchroniczny licznik binarny

